

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



الکترونیک (۱)

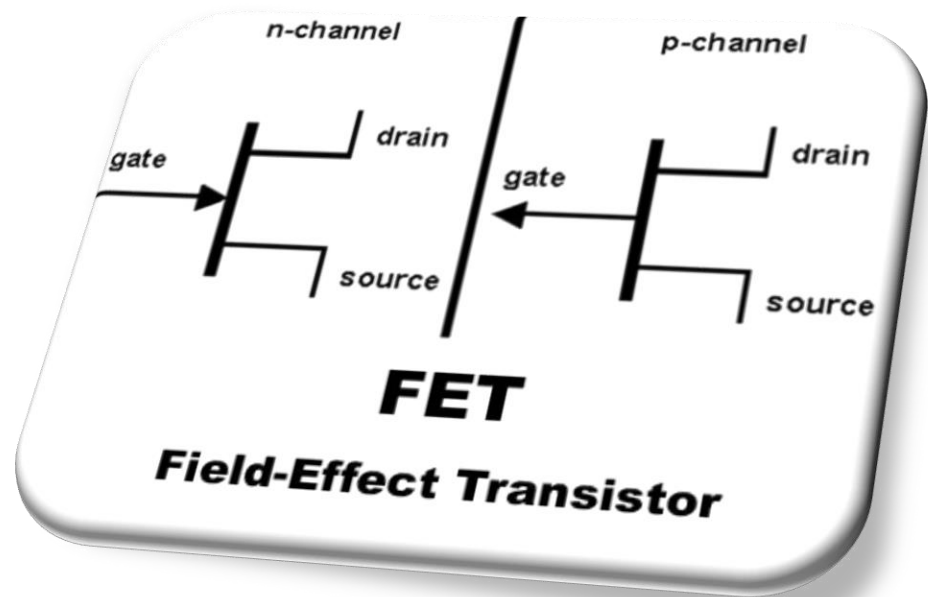
مدرس:

میریوسفی

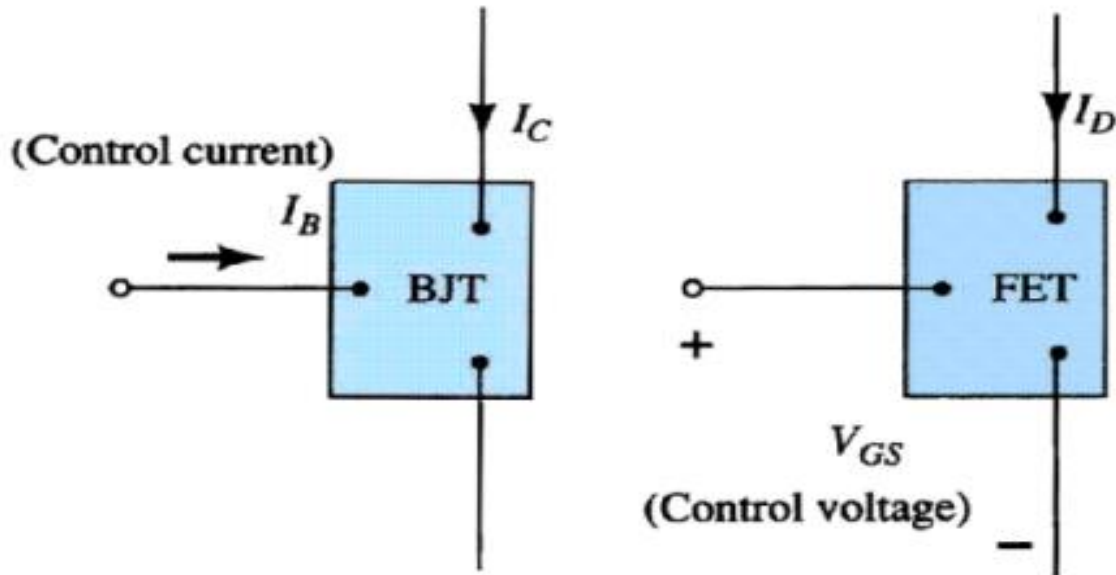
دانشگاه آزاد اسلامی دانشگاه فنی و حرفه ای البرز

ترانزیستورهای اثر میدان

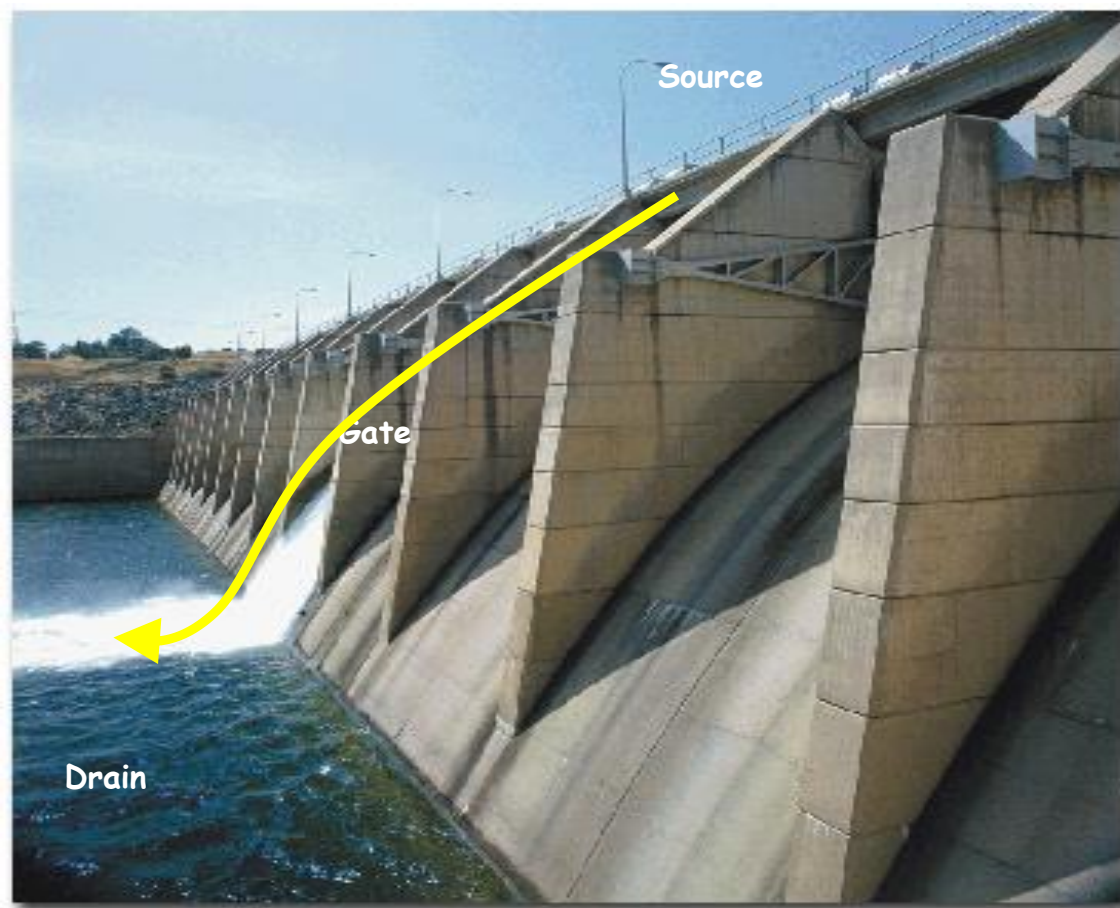
فصل هفتم



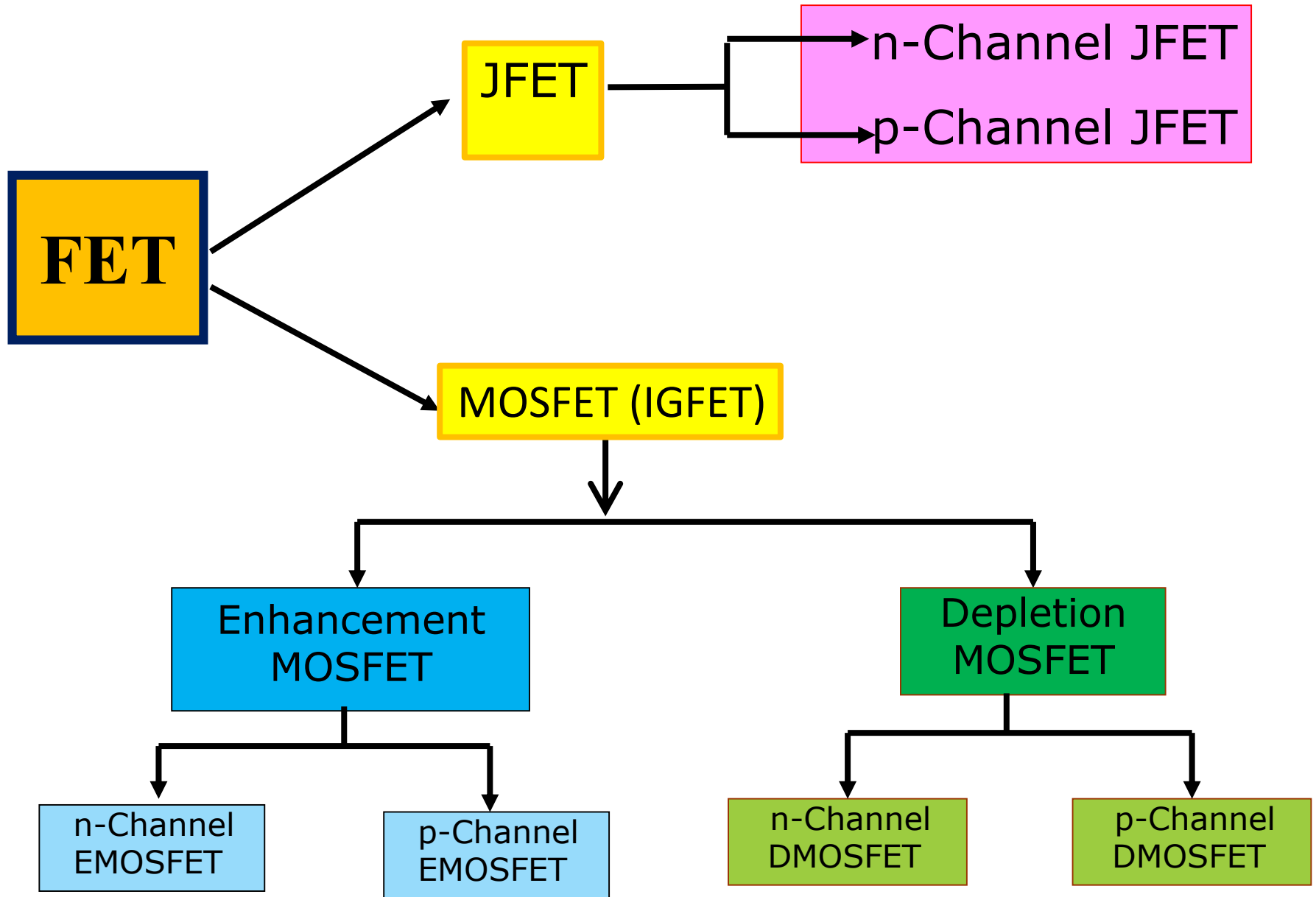
ترانزیستورهای اثر میدان (FET)



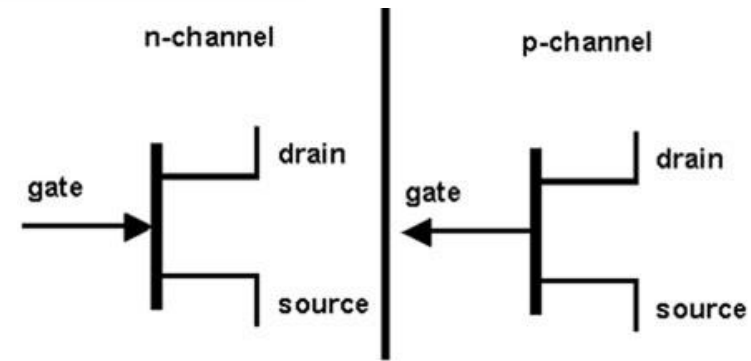
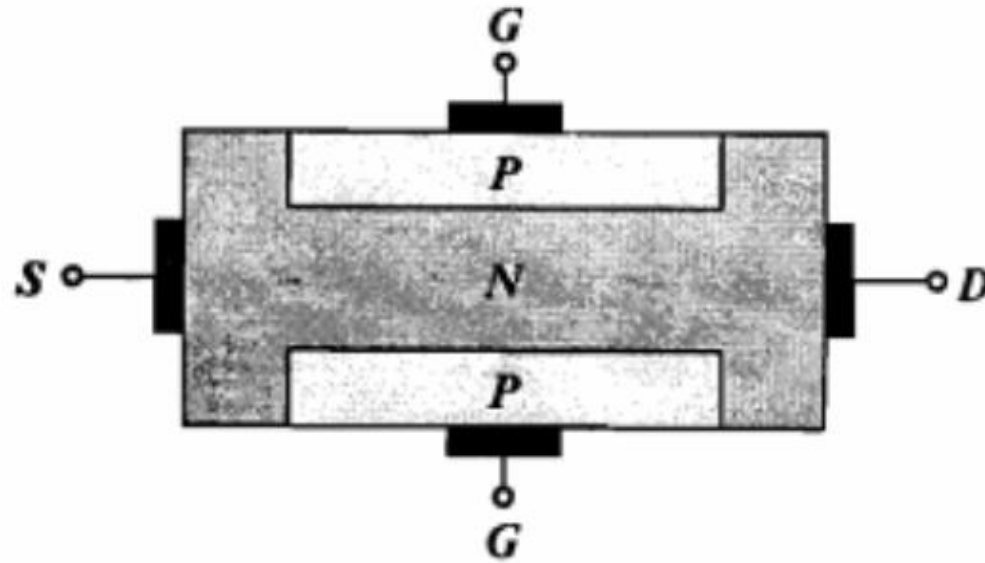
کنترل جریان در آنها توسط یک **میدان الکتریکی** صورت می‌گیرد.
در این ترانزیستورها تنها یک نوع حامل بار (الکترون آزاد یا حفره) در ایجاد جریان الکتریکی دخالت دارند، (ترانزیستور تک‌قطبی)



BJT	FET
Collector	Drain
Base	Gate
Emitter	Source
N/A	Body



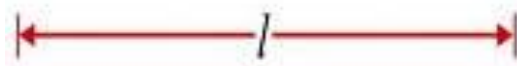
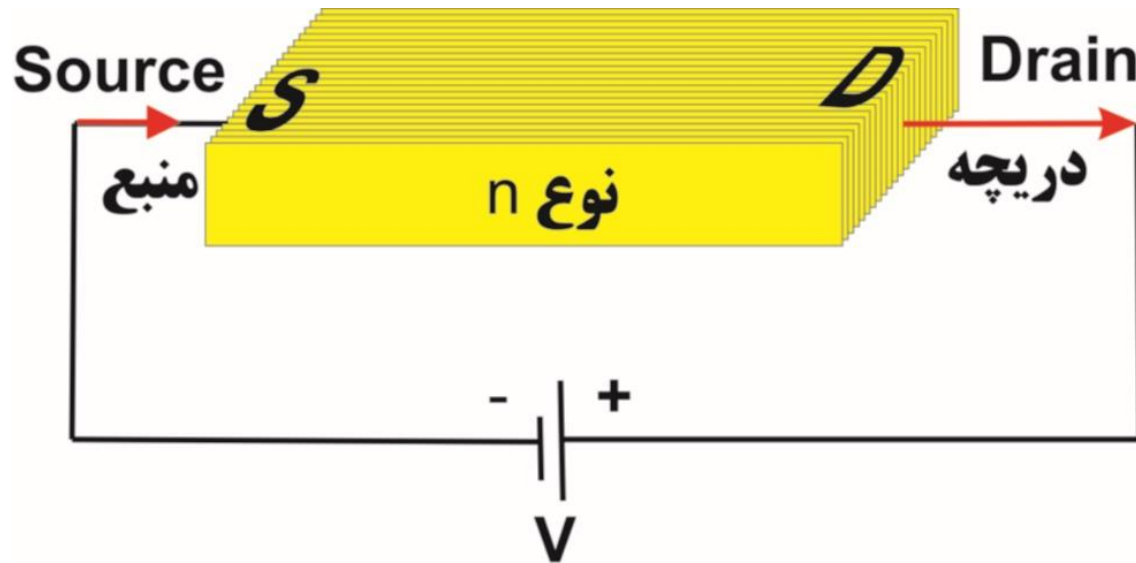
ساختمان ترانزیستور JFET



FET

Field-Effect Transistor

بررسی عملکرد JFET

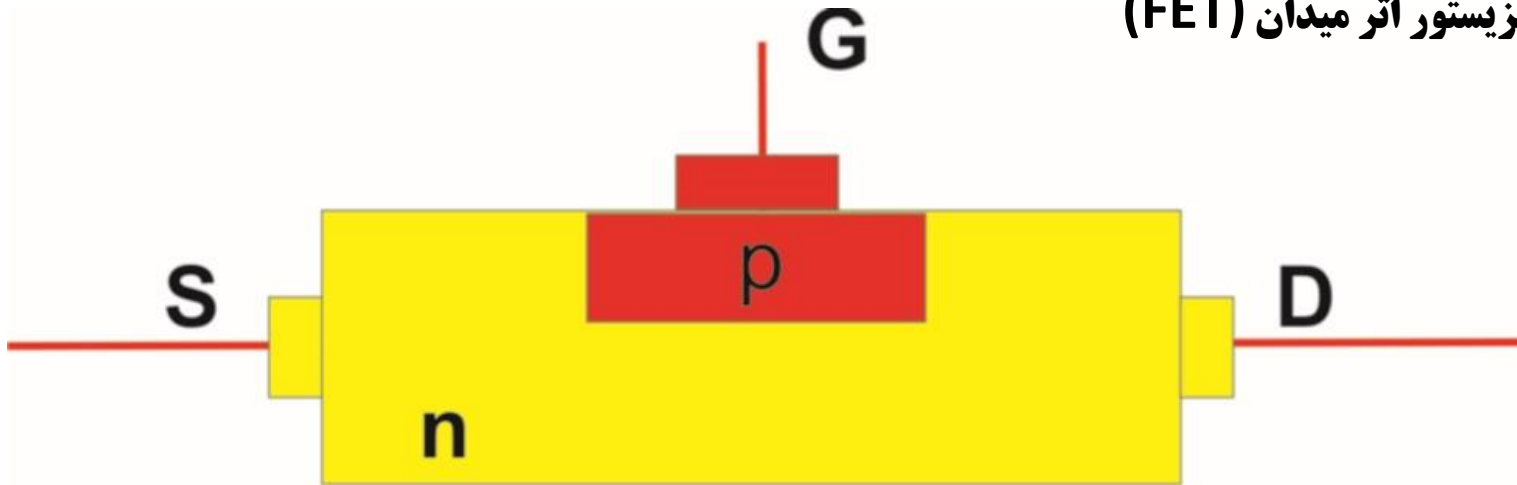


$$R = \frac{\rho l}{A}$$

اگر قطعه ای نیمه هادی را به منبع ولتاژ وصل کنیم جریانی با توجه به میزان مقاومت قطعه جاری می شود

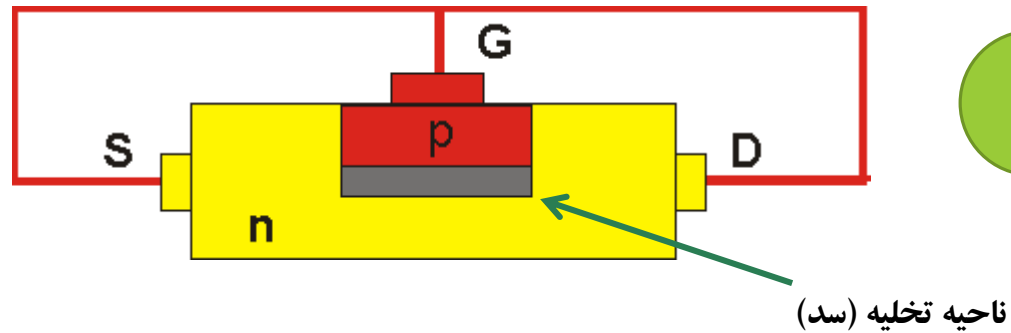
بررسی عملکرد JFET

ایجاد ترانزیستور اثر میدان (FET)



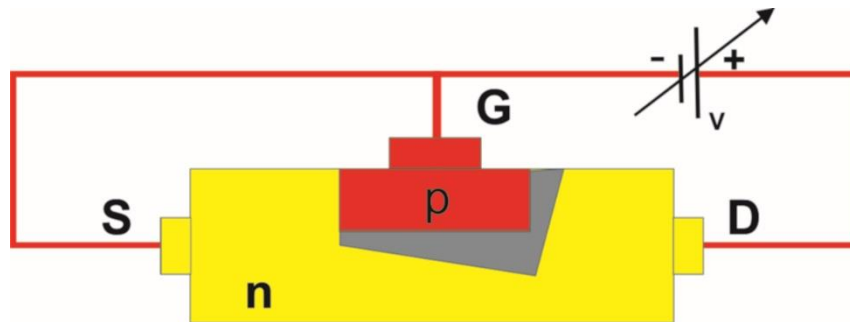
ناحیه n کانال نامیده می شود

بررسی عملکرد JFET



اگر هر سه پایه سورس و درین را اتصال کوتاه کنیم هیچ جریانی از کانال نمی گذرد و دو ناحیه P و n توسط ناحیه تخلیه از هم جدا می شوند. ناحیه تخلیه شکل می گیرد.

بررسی عملکرد JFET



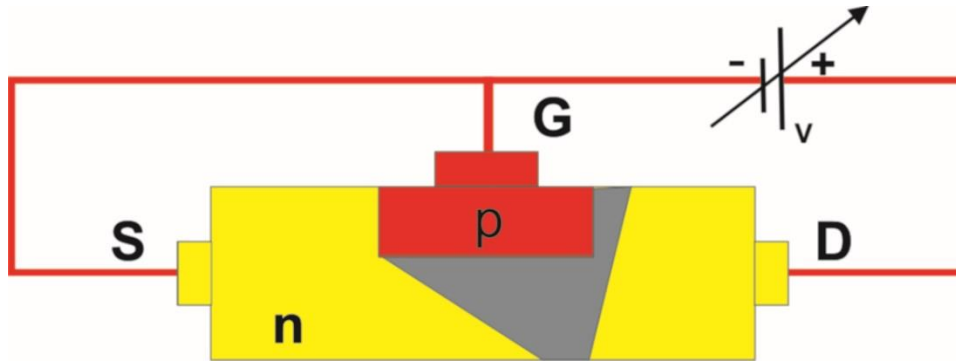
2

- اتصال منبع ولتاژ بین دو پایه درین و سورس :
- افزایش ولتاژ باعث عبور جریان از کانال می شود
- اتصال pn در گرایش معکوس قرار می گیرد
- ناحیه تخلیه (سد) در داخل کانال نفوذ می کند
- با افزایش بیشتر ولتاژ کانال مسدود می شود. (ولتاژ بحرانی V_p)

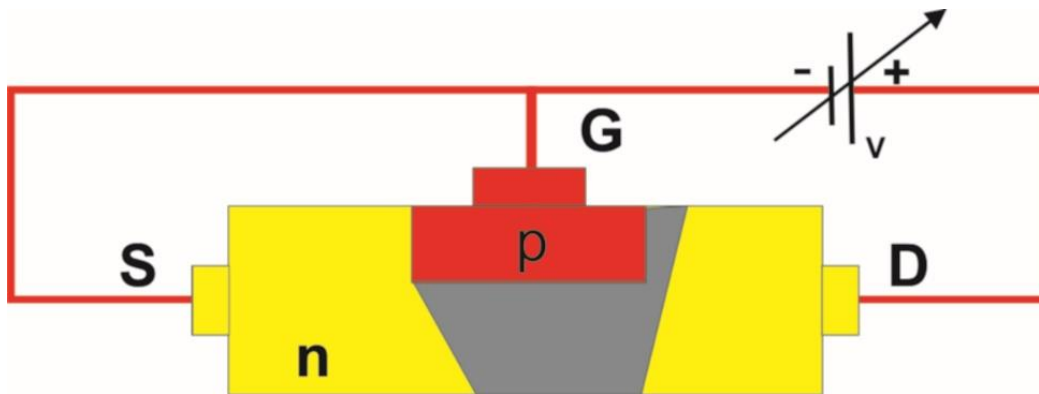
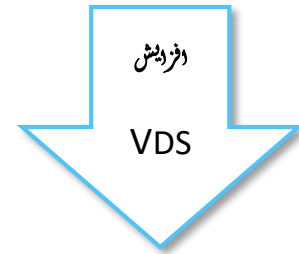
افزایش بیش از حد ولتاژ درین - سورس باعث شکست بهمنی یا سوختن ترانزیستور می شود

در هنگام رسیدن به ولتاژ بحرانی جریان FET به حداکثر (جریان اشباع درین - سورس) می رسد

بررسی عملکرد JFET

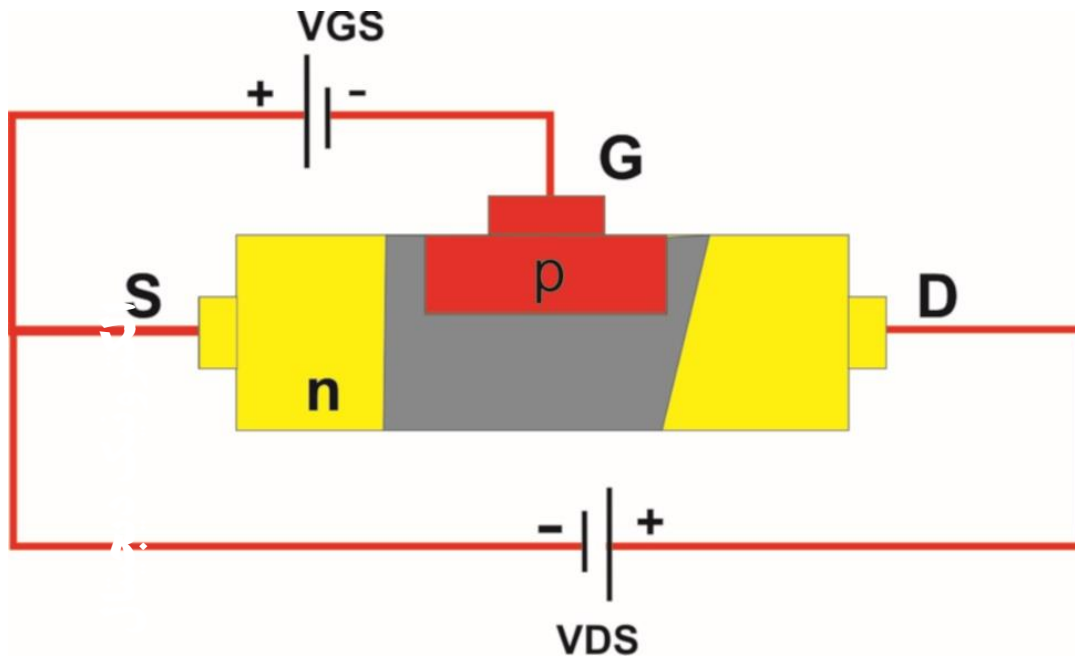


3



4

بررسی عملکرد JFET



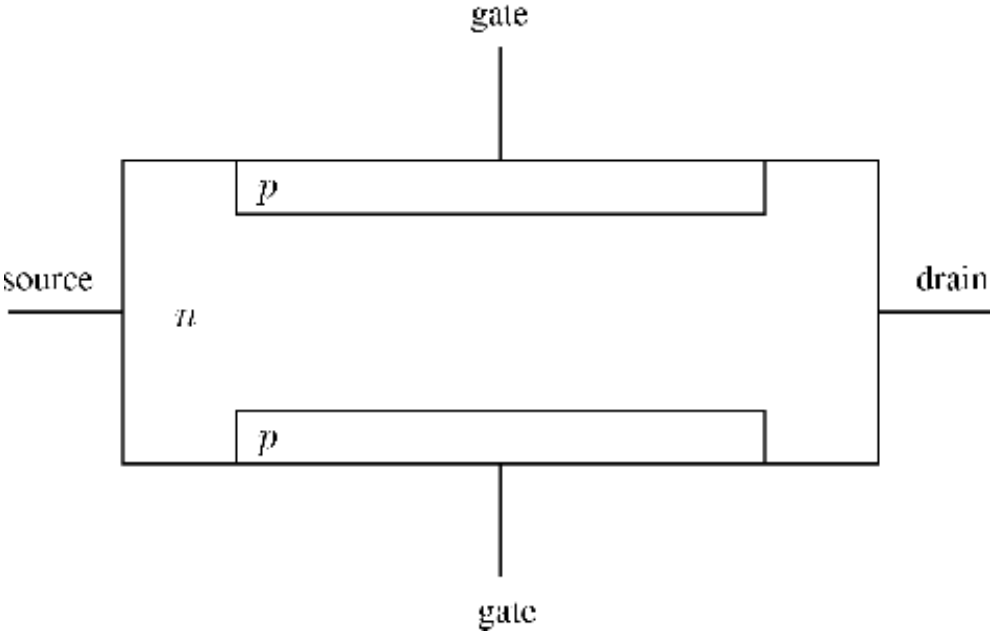
5

اتصال منبع ولتاژ بین گیت و سورس در جهت معکوس باعث:

- گسترش هر چه سریعتر ناحیه تخلیه در کانال

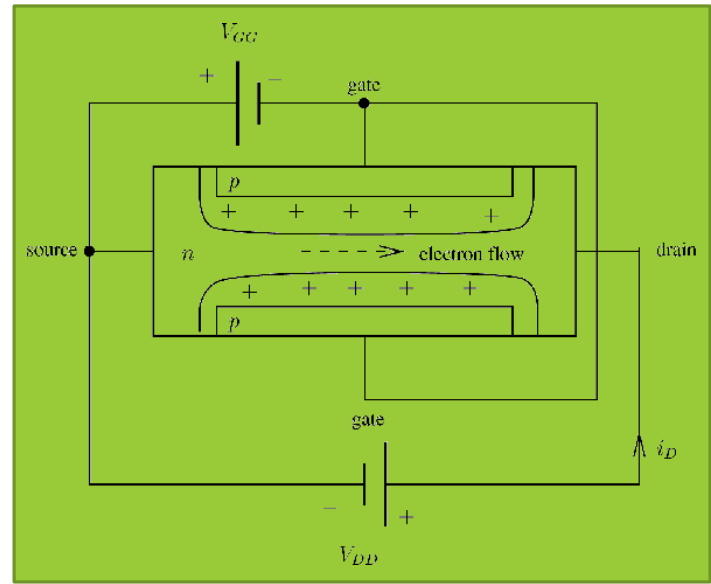
در صورتیکه ولتاژ درین - سورس را بیش از ولتاژ بحرانی انتخاب کنیم:

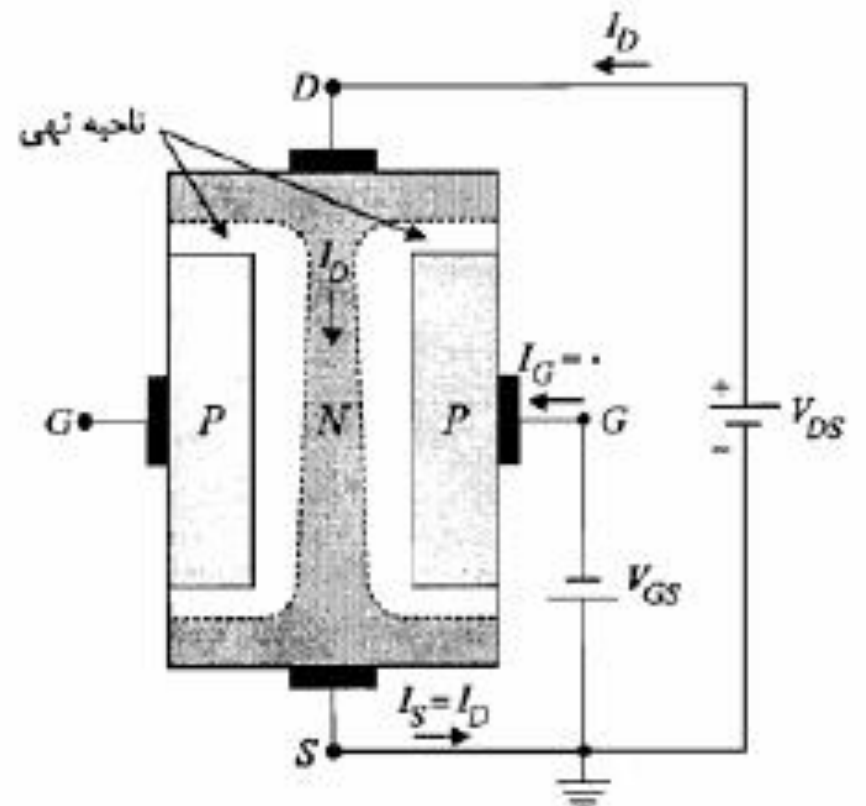
با افزایش ولتاژ گیت سورس سرانجام جریان درین صفر خواهد شد. که به این ولتاژ، **ولتاژ قطع** یا **آستانه** نامیده می شود.



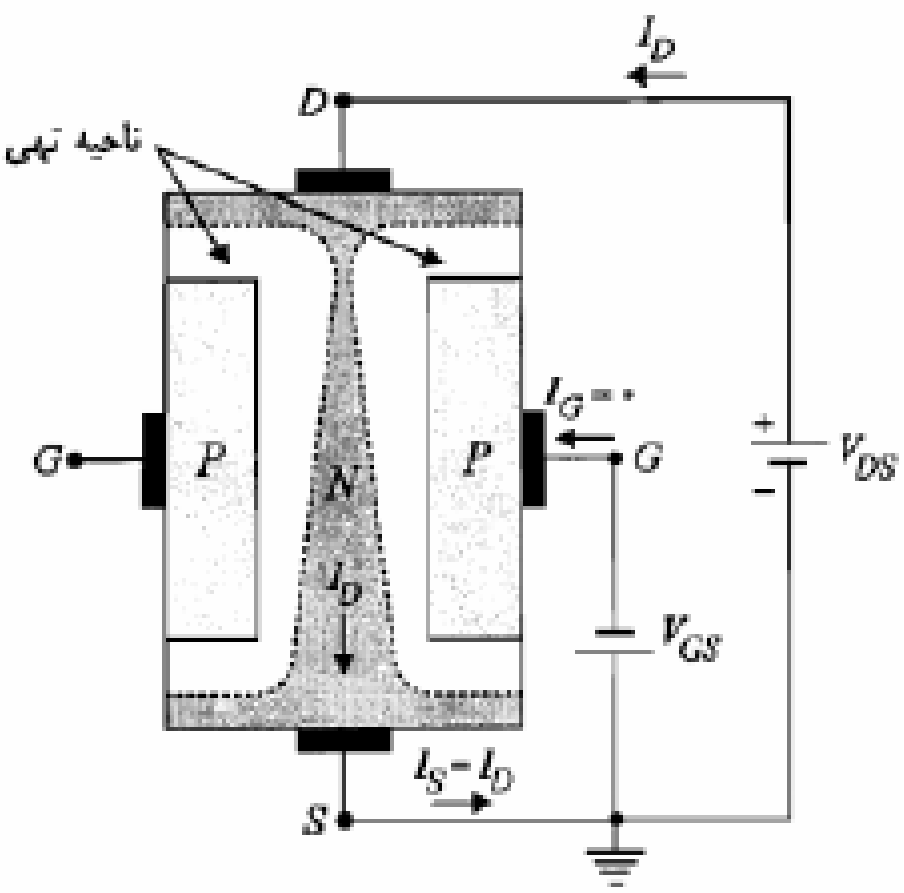
در عمل به منظور داشتن مشخصات الکتریکی بهتر ناحیه گیت را در دو طرف کانال ایجاد می کنند و این دو ناحیه از داخل به هم متصل می شود.

در این حالت پیشروی ناحیه تخلیه متناسب خواهد بود

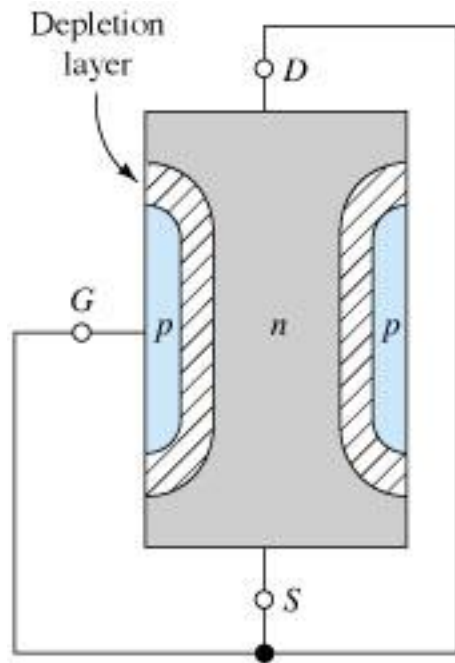




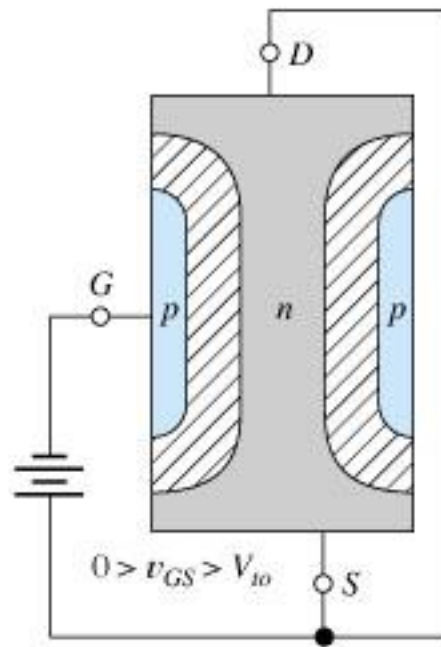
الف) ایجاد ناحیه نهی متقارن به علت باياس معکوس بين کانال و گیت و مثبت و V_{DS} کوچک



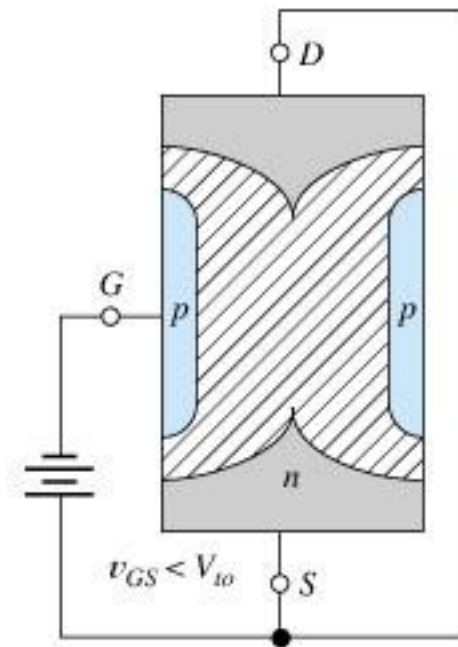
ب) فشردگی در کانال در نواحی اطراف درین به علت افزایش V_{DS}



(a) Bias is zero and depletion layer is thin; low-resistance channel exists between the drain and the source



(b) Moderate gate-to-channel reverse bias results in narrower channel



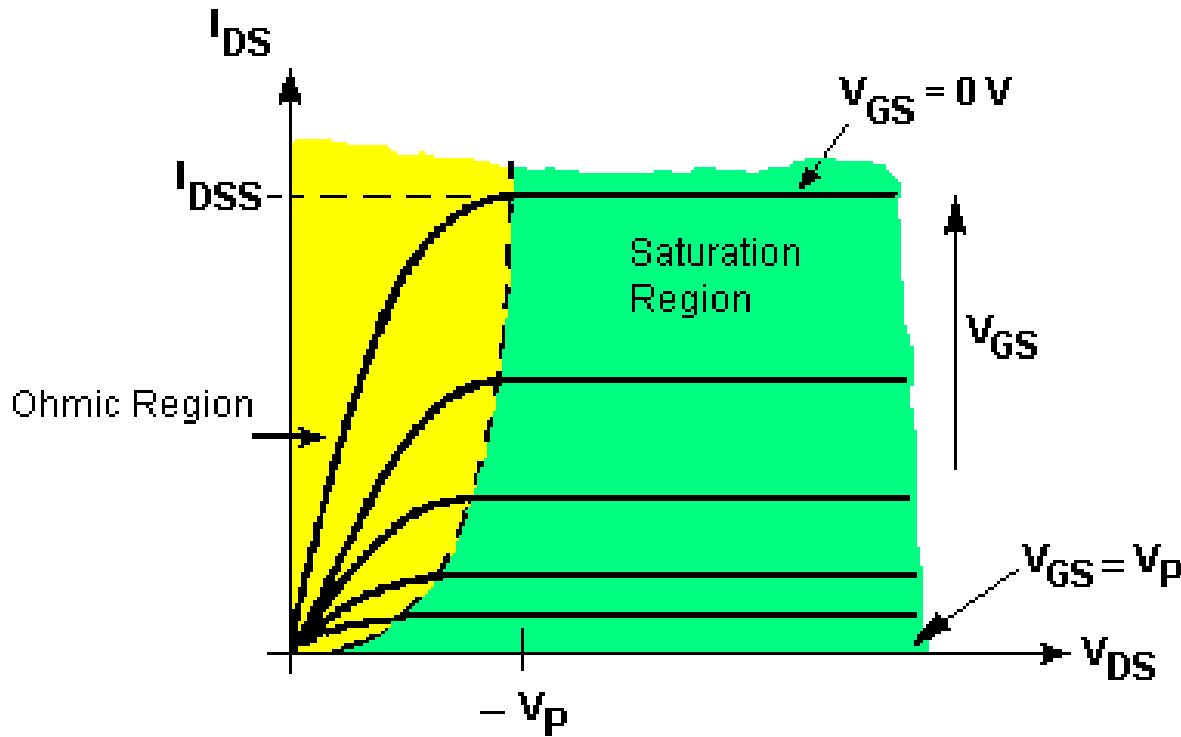
(c) Bias greater than pinch-off voltage; no conductive path from drain to source

منحنی مشخصه FET

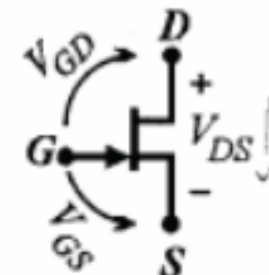
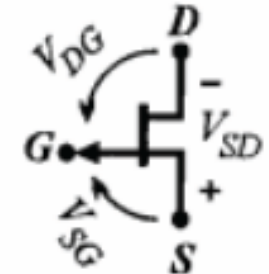
ناحیه قطع : رسیدن ولتاژ V_{GS} به ولتاژ آستانه و تسخیر کانال توسط ناحیه تخلیه هیچ جریانی از درین نمی گذرد

ناحیه خطی: در این ناحیه ترانزیستور مانند مقاومت خطی عمل می کند و مقدار آن با مقدار V_{GS} تغییر می کند.

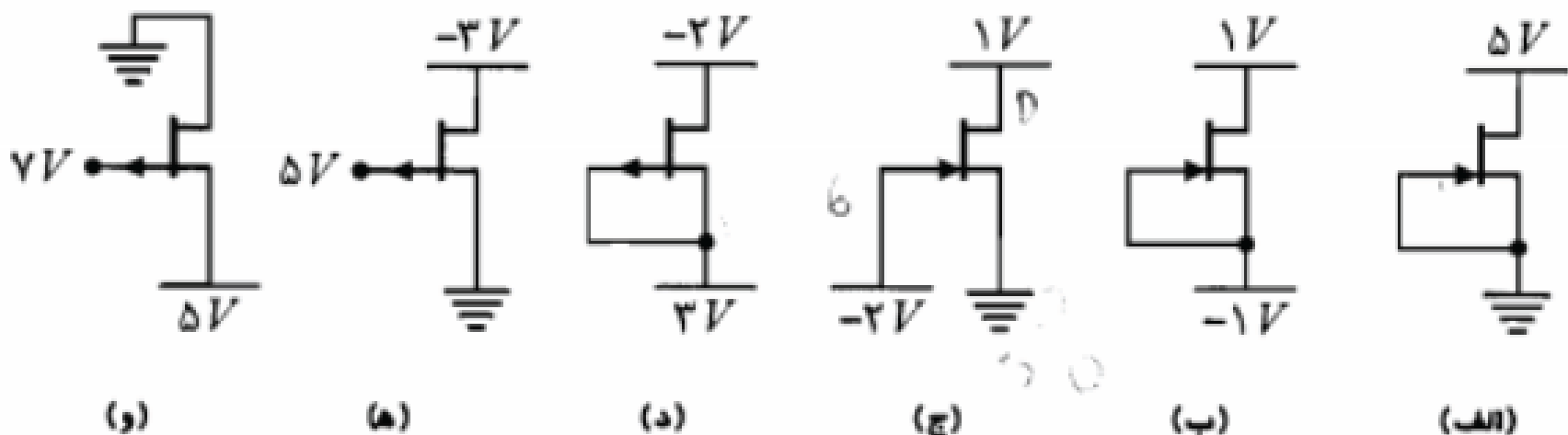
ناحیه اشباع: در این ناحیه ترانزیستور مانند منبع جریان ثابت عمل می کند شرط حضور ترانزیستور در این ناحیه :



جدول ۷-۱: محدودیت ولتاژهای مختلف *JFET* در نواحی اشباع و تریود

نوع <i>JFET</i>	ناحیه اشباع	ناحیه تریود
<p>کانال N</p>  <p>$V_{DS} > 0$ $V_P < 0$</p>	$V_{GD} < - V_P $ $- V_P < V_{GS} < 0$	$V_{GD} > - V_P $ $- V_P < V_{GS} < 0$
<p>کانال P</p>  <p>$V_{SD} > 0$ $V_P > 0$</p>	$V_{DG} < - V_P $ $- V_P < V_{SG} < 0$	$V_{DG} > - V_P $ $- V_P < V_{SG} < 0$

مثال ۷-۱: در هر یک از مدارهای شکل ۷-۴، مشخص کنید $JFET$ در چه ناحیه‌ای کار می‌کند
 . ($|V_p| = 3V$)



معادلات جریان JFET

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_P} \right)^2$$

معادله شاکلی-ناحیه اشباع

$$i_D = I_{DSS} \left[\left(1 - \frac{v_{GS}}{V_P} \right) \frac{v_{DS}}{V_P} - \left(\frac{v_{DS}}{V_P} \right)^2 \right]$$

ناحیه تریود

در ولتاژهای v_{DS} کوچک می توان از جمله درجه دوم صرف نظر نمود. در این محدوده از مشخصه، جریان i_D با ولتاژ v_{DS} متناسب شده و منحنی ها به خطوط راست گذرنده از مبدأ تبدیل می شوند. شیب این خط ها بیان کننده عکس مقاومت بین درین و سورس (r_{DS}) است.

$$r_{DS} = \left. \frac{v_{DS}}{i_D} \right|_{V_{DS}} = \left[\frac{I_{DSS}}{V_P} \left(\frac{V_{GS}}{V_P} - 1 \right) \right]^{-1}$$

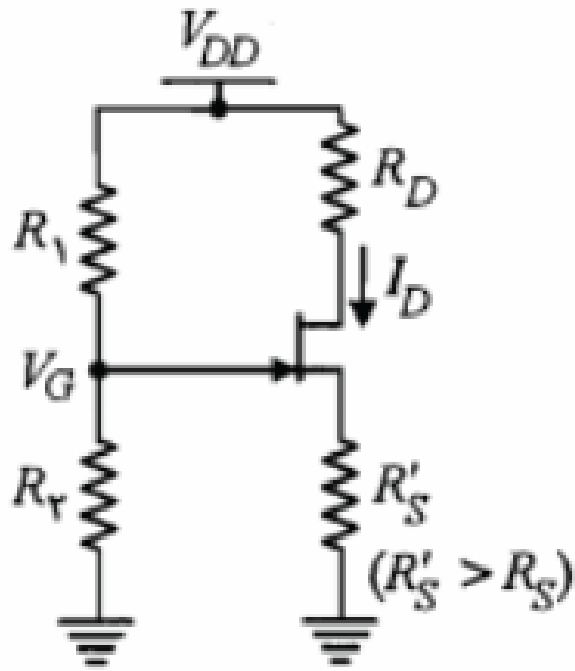
در مرز نواحی اشباع و تریود $v_{GD} = V_P$ است. بنابراین

$$v_{GS} = v_{GD} + v_{DS} = V_P + v_{DS} \quad (4-7)$$

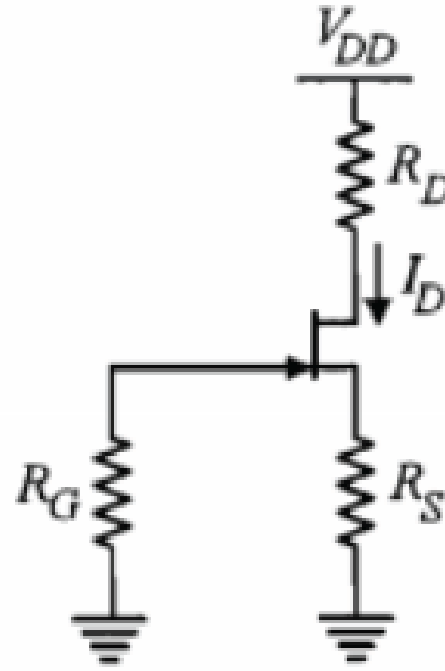
با جایگزینی در رابطه ۷-۲ معادله زیر برای مکان فشردگی به دست می آید:

$$i_D = I_{DSS} \left(\frac{v_{DS}}{V_P} \right)^2 \quad (5-7)$$

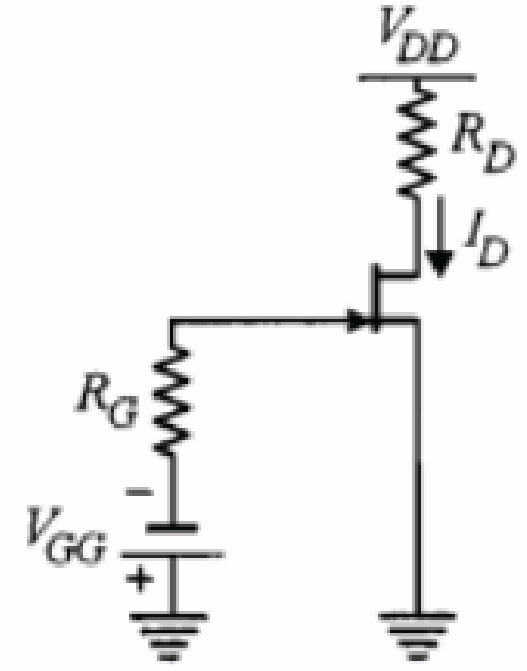
مدارهای بایاس JFET



(الف)

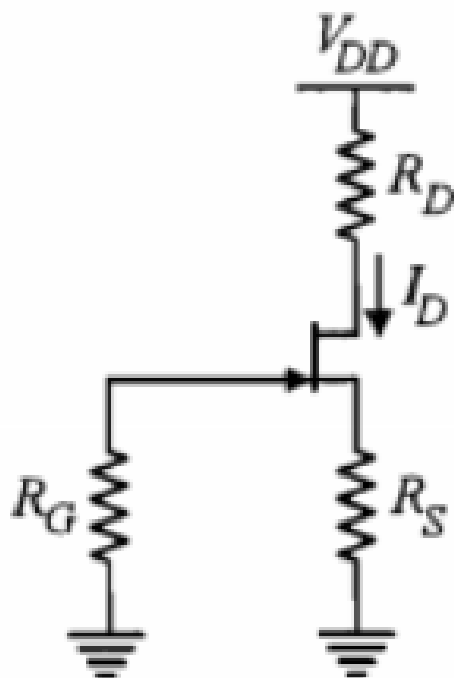


(ب)



(ج)

مثال ۷-۲: در مدار شکل ۷-۶-ب پارامترهای $JFET$ عبارت از $|V_P| = 4V$ و $I_{DSS} = 16mA$ هستند. با فرض $V_{DD} = 20V$ ، $R_D = 4K\Omega$ ، $R_S = 1K\Omega$ مقادیر V_{DS} و I_D نقطه کار را محاسبه کنید.



تقویت کننده JFET در فرکانس پایین

$$i_D = f(v_{GS}, v_{DS})$$

$$\Delta i_D \cong \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{V_{DSQ}} \Delta v_{GS} + \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{V_{GSQ}} \Delta v_{DS}$$

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{V_{DSQ}} \cong \left. \frac{\Delta i_D}{\Delta v_{GS}} \right|_{V_{DSQ}}$$

$$r_d = \left. \frac{\partial v_{DS}}{\partial i_D} \right|_{V_{GSQ}} \cong \left. \frac{\Delta v_{DS}}{\Delta i_D} \right|_{V_{GSQ}}$$

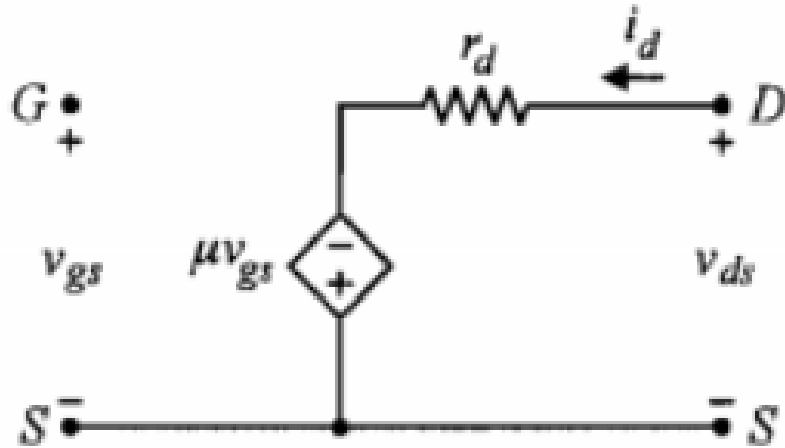
$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{V_{DSQ}} = \frac{-\gamma I_{DSS}}{V_P} \left(1 - \frac{V_{GSQ}}{V_P} \right)$$

$$g_m = \gamma \left| \frac{I_{DSS}}{V_P} \right| \left(1 - \frac{V_{GSQ}}{V_P} \right) = g_m \cdot \sqrt{I_D / I_{DSS}}$$

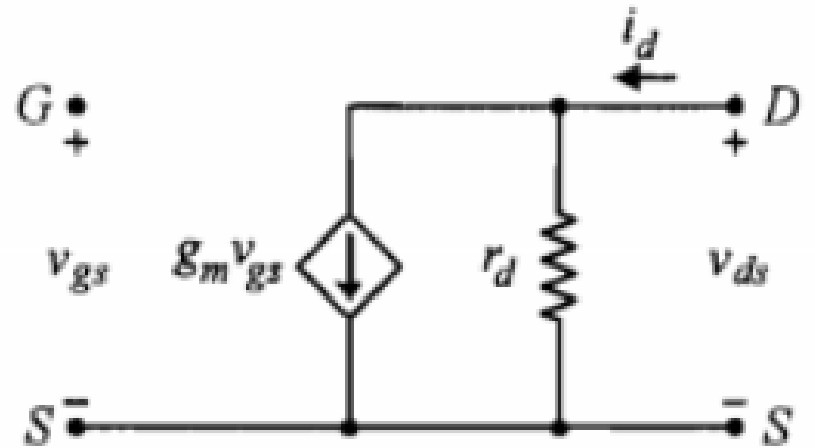
$$\mu = \left. \frac{-\partial v_{DS}}{\partial v_{GS}} \right|_{I_{DQ}} \approx \left. \frac{-\Delta v_{DS}}{\Delta v_{GS}} \right|_{I_{DQ}} = \left. \frac{-v_{ds}}{v_{gs}} \right|_{i_d=0}$$

$$\mu = \left. \frac{-v_{ds}}{v_{gs}} \right|_{i_d=0} = g_m r_d$$

مدار معادل سیگنال کوچک JFET

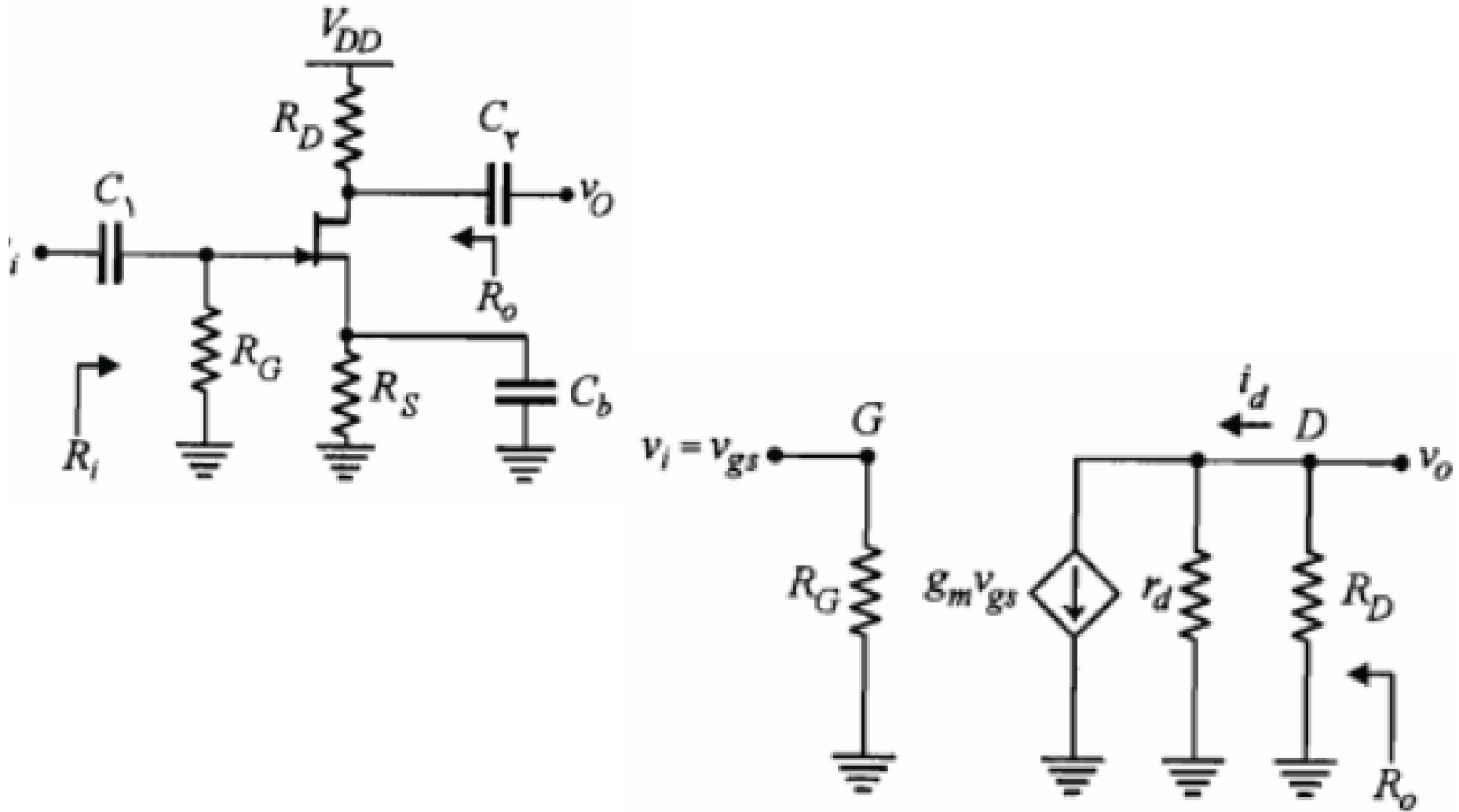


ب) مدار معادل تولن

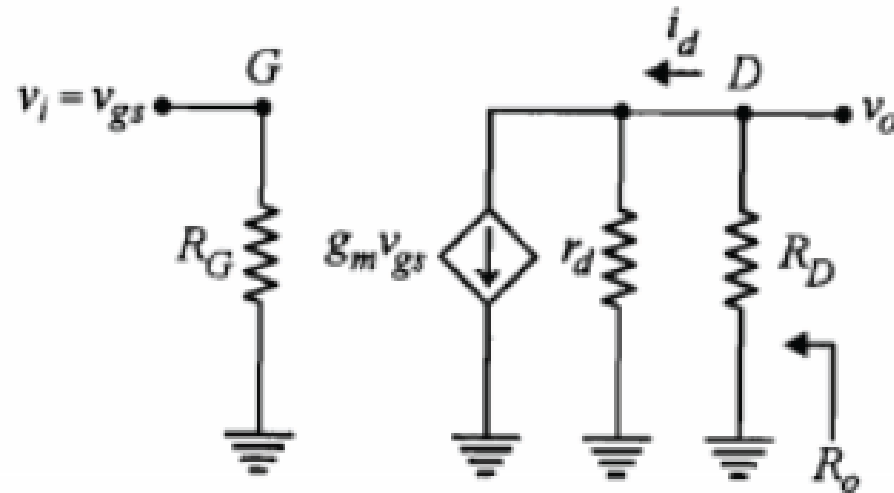


الف) مدار معادل نورتن

تقویت کننده سورس مشترک



محاسبه بهره ولتاژ تقویت کننده سورس مشترک

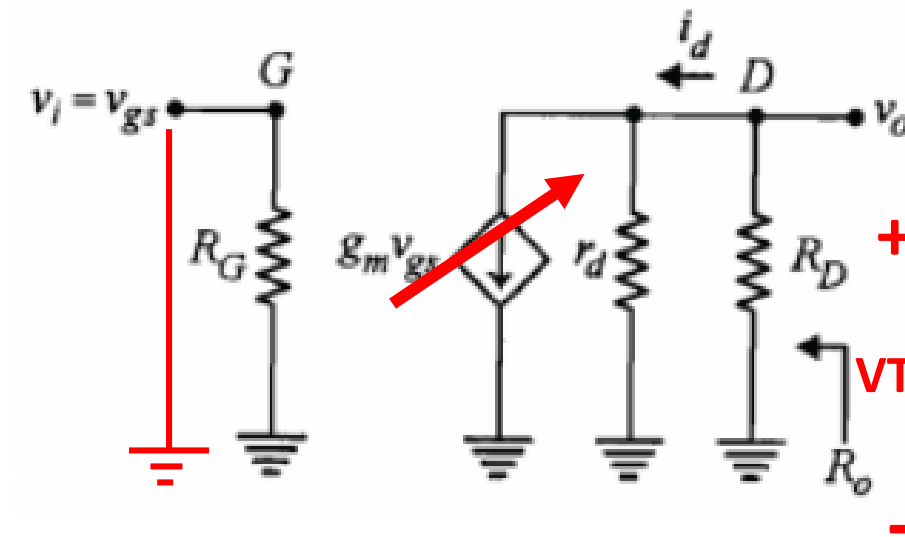


$$v_o = -i_d R_D = - \left(g_m v_{gs} + \frac{v_o}{r_d} \right) R_D$$

$$v_o \left(1 + \frac{R_D}{r_d} \right) = -g_m v_{gs} R_D$$

$$A_V = \frac{v_o}{v_i} = \frac{v_o}{v_{gs}} = \frac{-g_m r_d R_D}{R_D + r_d} = \frac{-\mu R_D}{R_D + r_d}$$

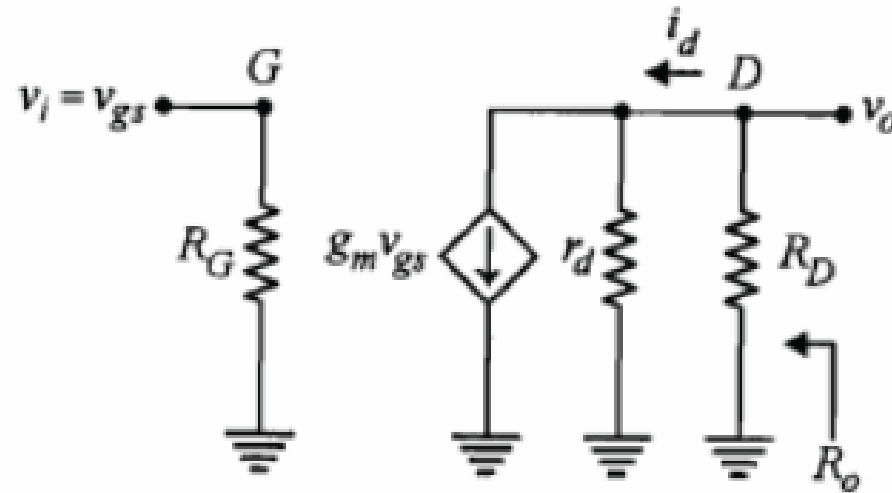
محاسبه R_O تقویت کننده سورس مشترک



$$R_o = r_d \parallel R_D = \frac{r_d R_D}{r_d + R_D}$$

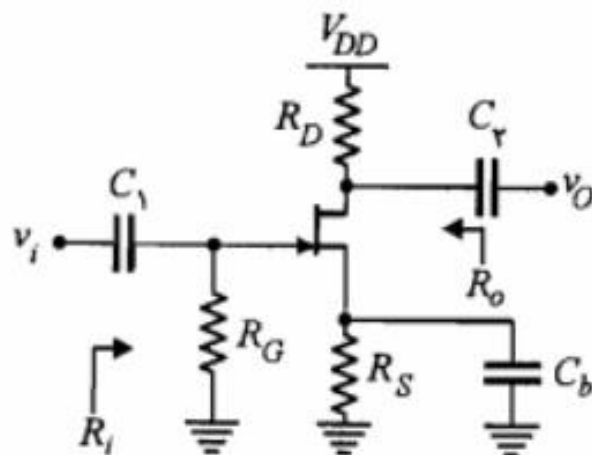
در صورتی که $R_D \ll r_d$ باشد، $R_o \cong R_D$ خواهد شد.

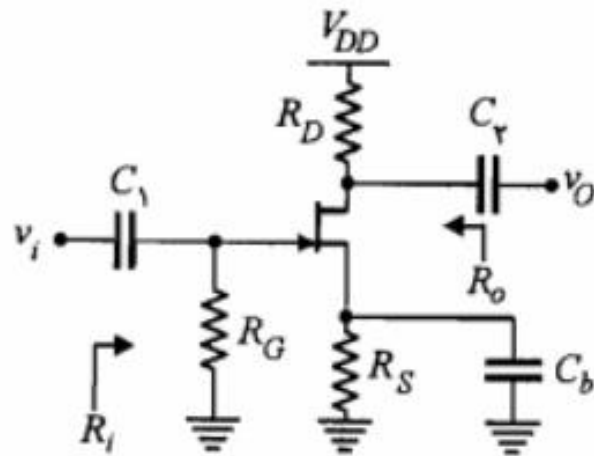
محاسبه R_i تقویت کننده سورس مشترک



$$R_i = R_G$$

مثال ۷-۳: در مدار تقویت‌کننده شکل ۷-۹ الف، با فرض $R_S = 500 \Omega$ ، $R_G = 1 M\Omega$ ، $I_{DSS} = 16 mA$ و $|V_P| = 4 V$ ، $r_d = 100 K\Omega$ ، $V_{DD} = 16 V$ ، $R_D = 2 K\Omega$ و مقادیر ولتاژ و خروجی تقویت‌کننده را محاسبه نمایید.





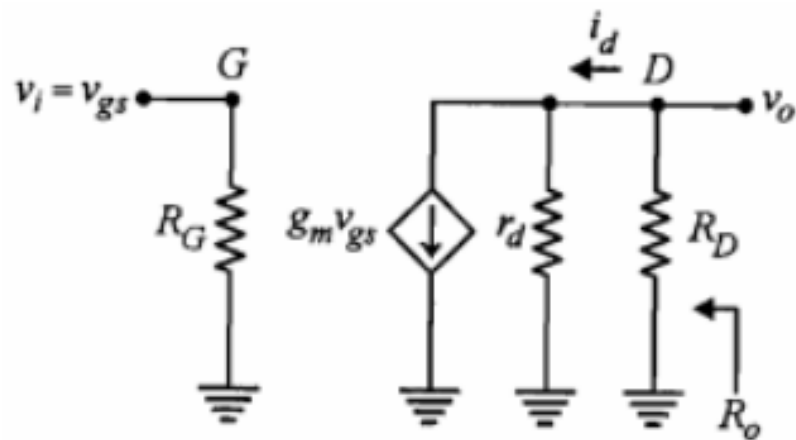
برای محاسبه A_V باید g_m محاسبه شود. بنابراین ابتدا باید نقطه کار ترانزیستور به دست آید.

$$V_{GS} = -R_S I_D$$

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 = 16 \left(1 - \frac{-0.5 I_D}{-4} \right)^2$$

از حل معادله مذکور $I_D = 4 \text{ mA}$ به دست می آید. جواب دیگر 16 mA قابل قبول نیست. (چرا؟)

$$g_m = 2 \left| \frac{I_{DSS}}{V_P} \right| \sqrt{I_D / I_{DSS}} = 2 \times \frac{16}{4} \times \sqrt{4/16} = 4 \text{ mA/V}$$

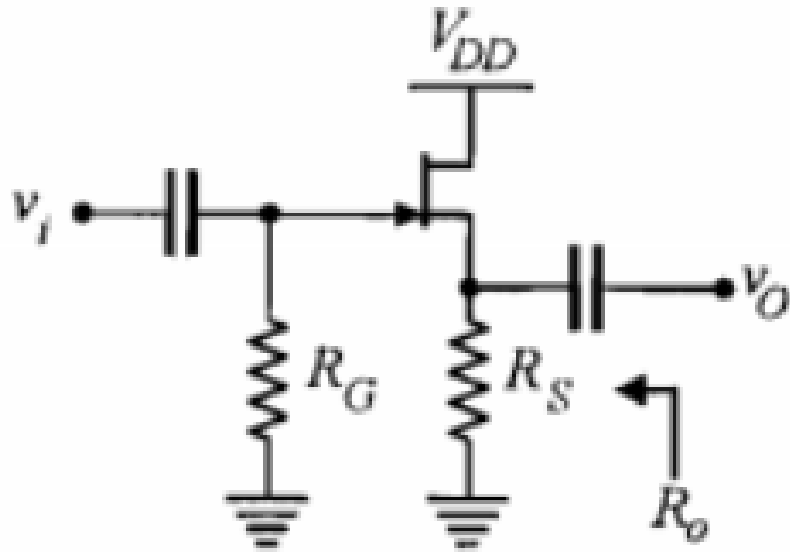


$$A_V = \frac{-g_m r_d R_D}{R_D + r_d} = \frac{-4 \times 100 \times 2}{2 + 100} \cong -V_1 \text{ A} 4$$

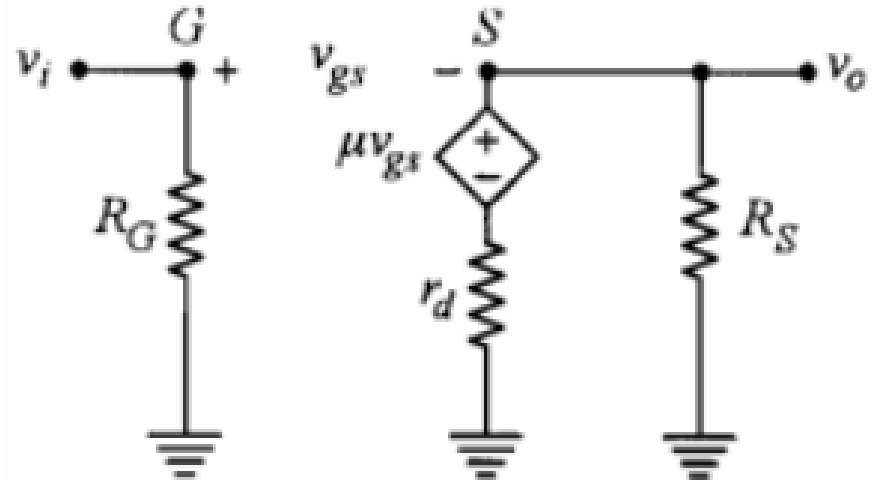
$$R_o = \frac{r_d R_D}{r_d + R_D} = \frac{100 \times 2}{100 + 2} \cong 1,96 \text{ K}\Omega$$

$$R_i = R_G = 1 \text{ M}\Omega$$

تقویت کننده درین مشترک

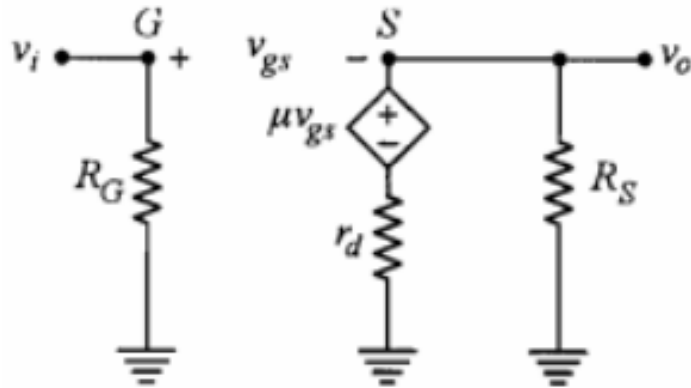


الف) مدار تقویت کننده



ب) مدار معادل سیگنال کوچک

محاسبه بهره ولتاژ تقویت کننده سورس مشترک



ب) مدار معادل سیگنال کوچک

$$v_o = \frac{\mu v_{gs}}{R_S + r_d} R_S$$

$$v_{gs} = v_i - v_o$$

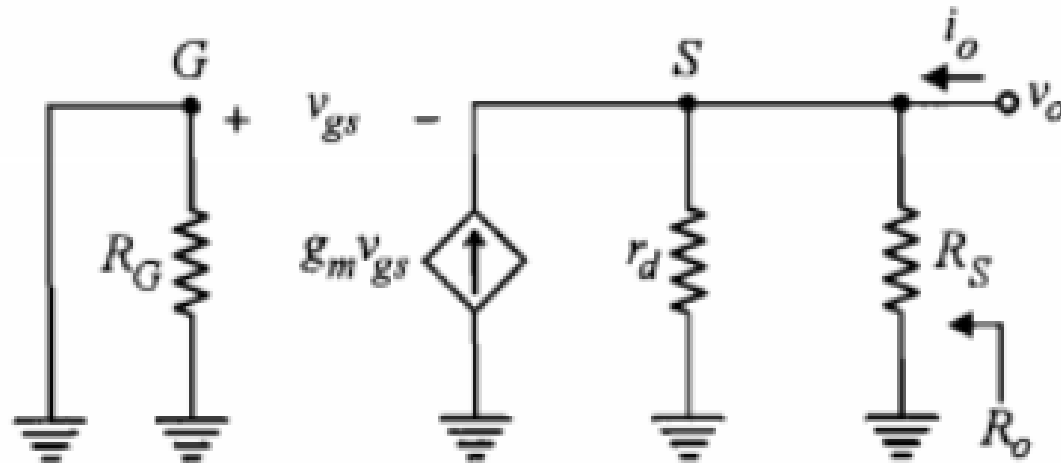
$$v_o = \frac{\mu R_S}{R_S + r_d} (v_i - v_o)$$

$$A_V = \frac{v_o}{v_i} = \frac{\mu R_S}{r_d + (\mu + 1) R_S}$$

$$\underline{\mu = g_m r_d \gg 1}$$

$$A_V = \frac{g_m R_S}{1 + g_m R_S}$$

محاسبه R_O تقویت کننده سورس مشترک



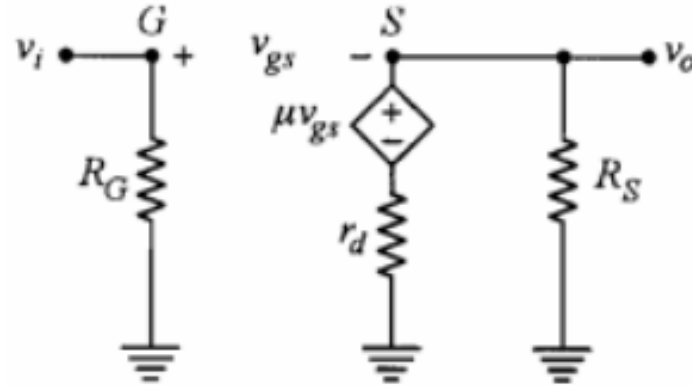
$$R'_S = R_S \parallel r_d$$

$$i_o = \frac{v_o}{R'_S} - g_m v_{gs} = v_o \left(\frac{1}{R'_S} + g_m \right)$$

$$R_O = \frac{v_o}{i_o} = \frac{R'_S}{1 + g_m R'_S} = \frac{1}{g_m} \parallel R'_S$$

در صورتی که $1 \gg R'_S$ باشد، $R_O = 1/g_m$ خواهد شد.

محاسبه R_i تقویت کننده سورس مشترک

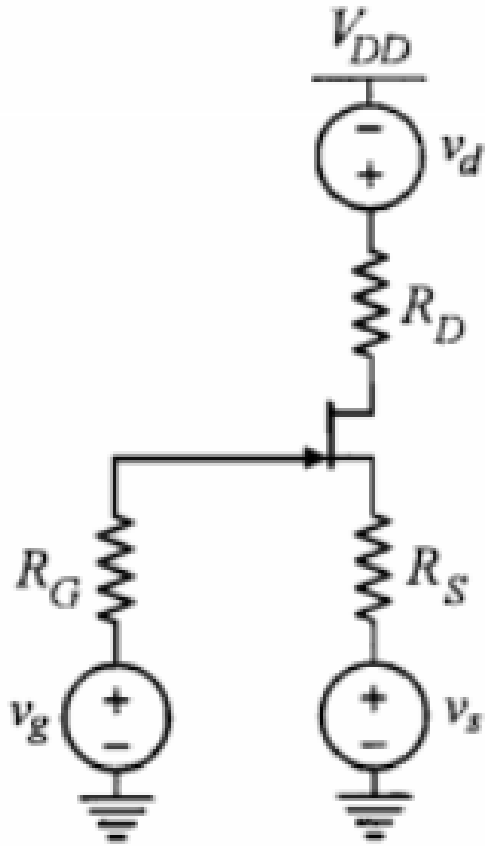


(ب) مدار معادل سیگنال کوچک

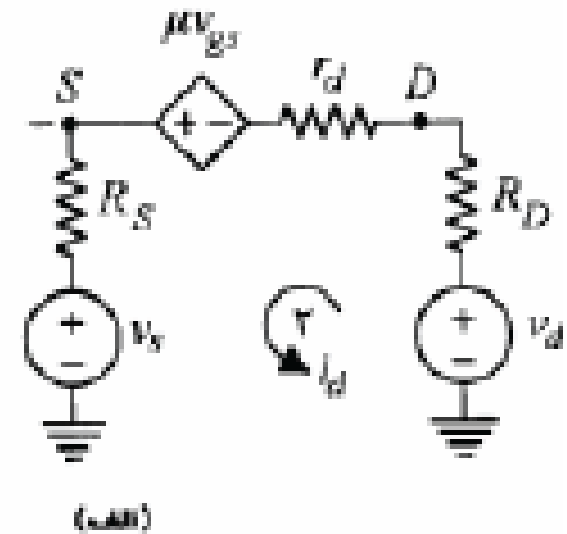
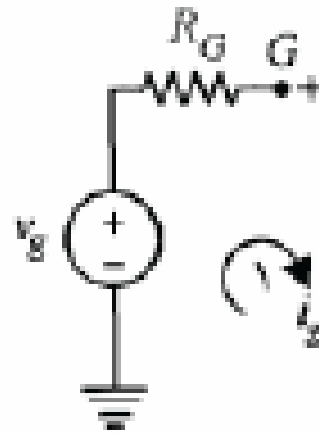
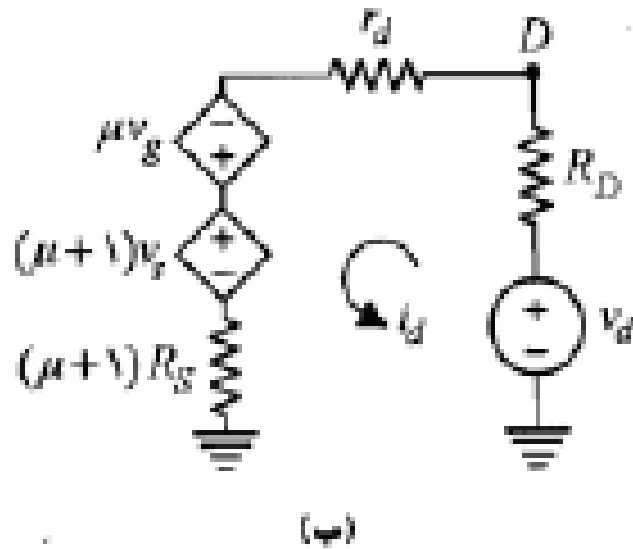
$$R_i = R_G$$

انعکاس منابع و مقاومت ها از دید درین

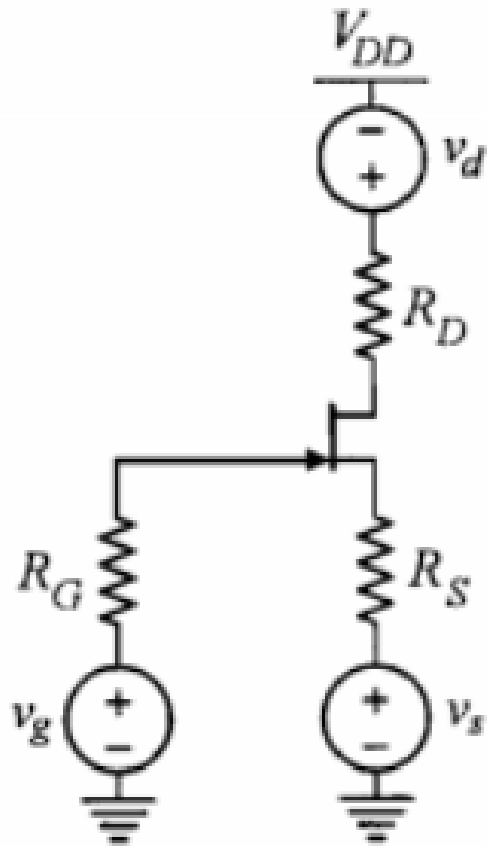
از دید درین منبع گیت (v_g) با ضریب $(-\mu)$ و منبع و مقاومت سورس با ضریب $(\mu + 1)$ ظاهر می شوند.



انعکاس منابع و مقاومت ها از دید درین

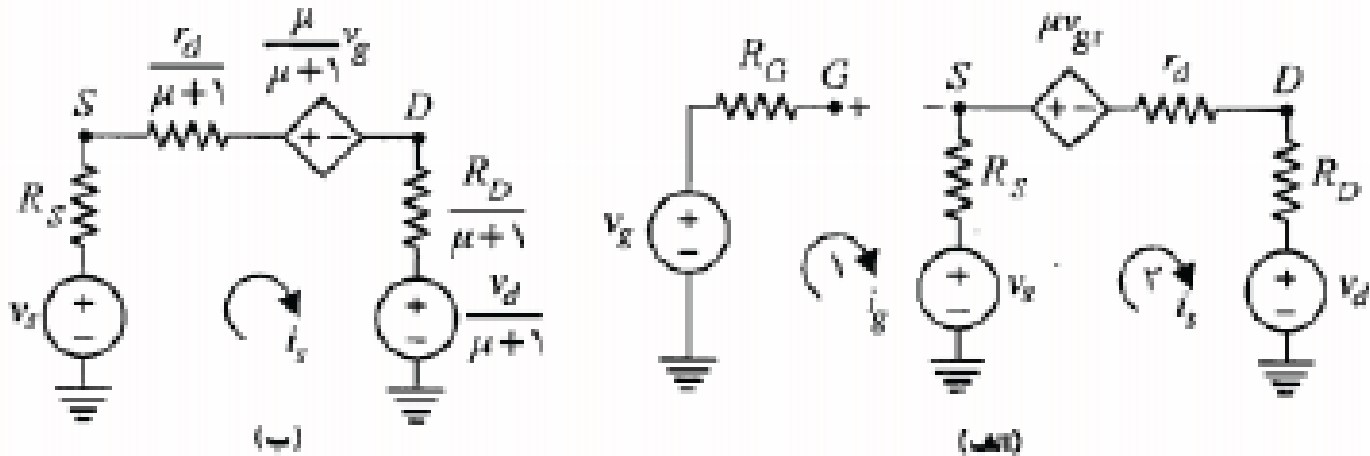


انعکاس منابع و مقاومت ها از دید سورس

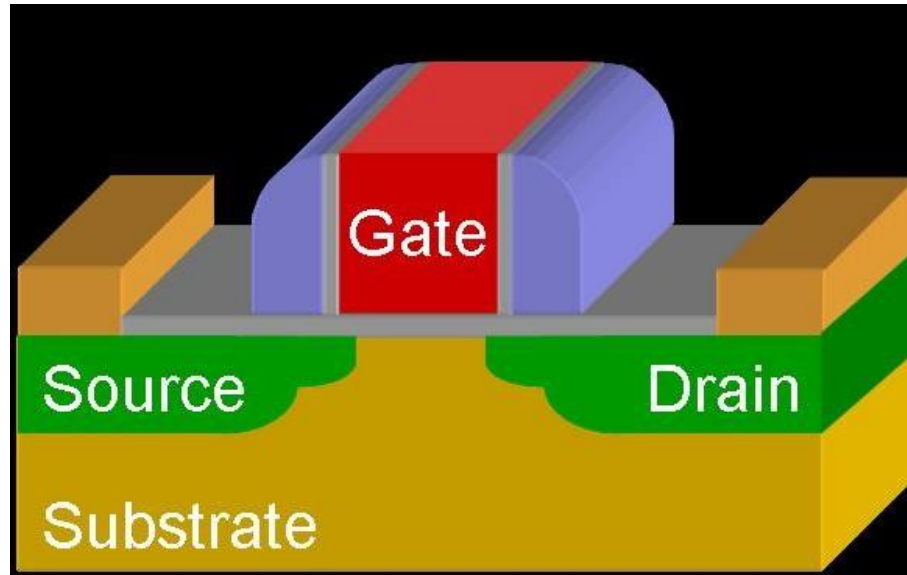


دید سورس منبع گیت، با ضریب $\frac{\mu}{\mu+1}$ و منبع و مقاومت v_d درین با ضریب $\frac{1}{\mu+1}$ ظاهر می شوند.

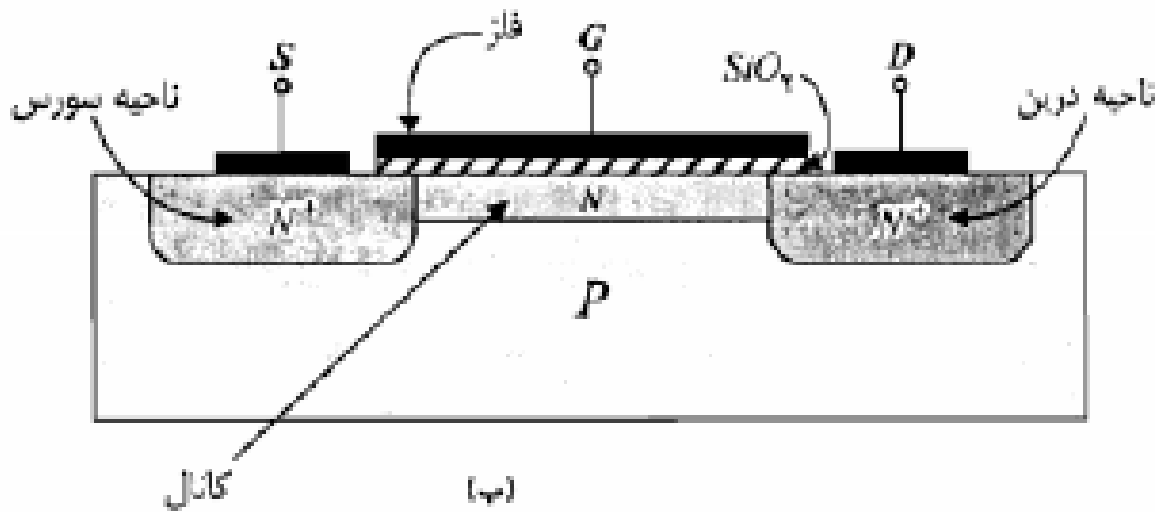
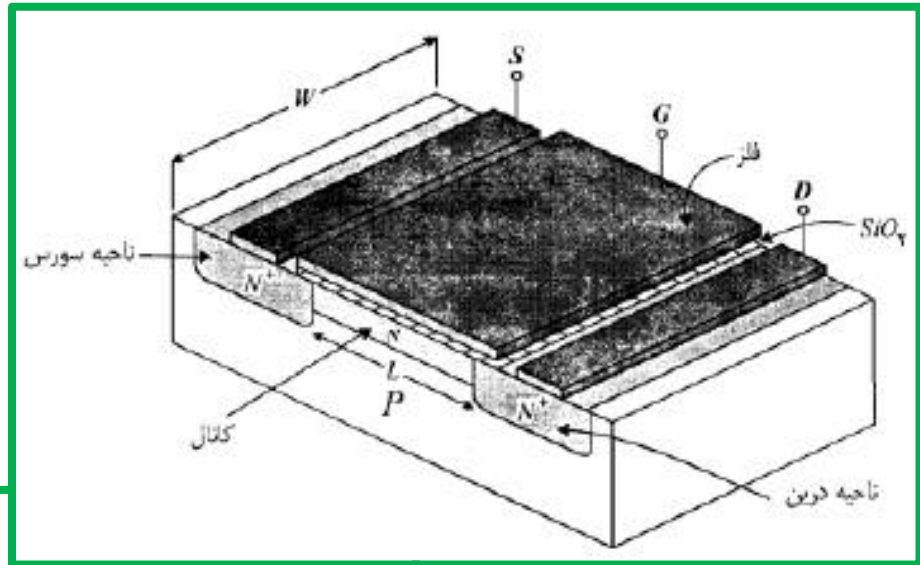
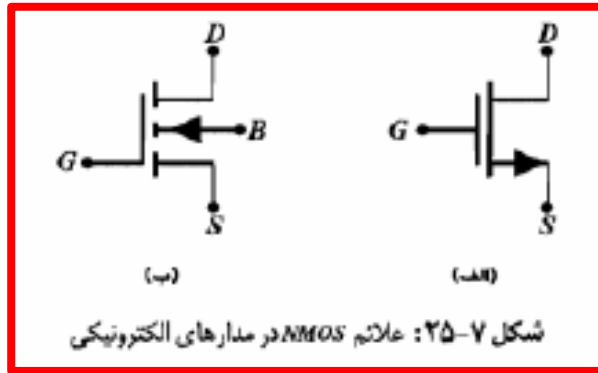
انعکاس منابع و مقاومت ها از دید سورس



ساختمان ترانزیستور MOSFET



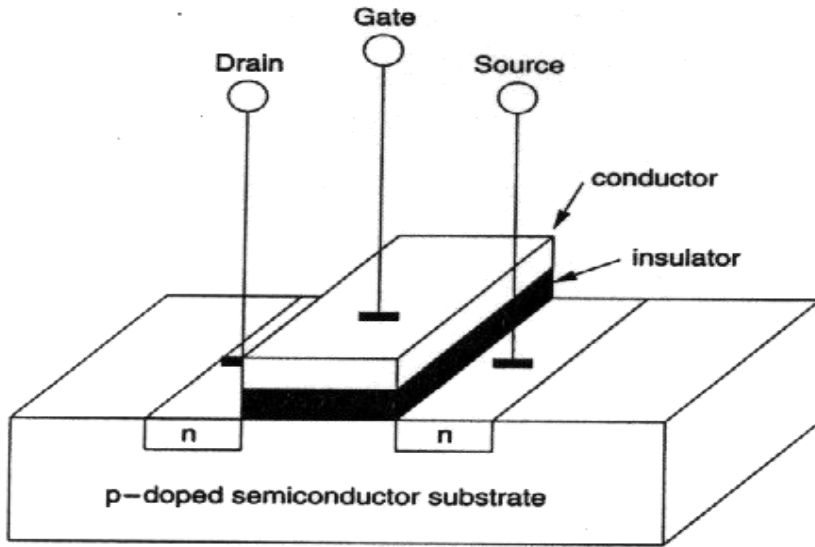
ترانزیستور MOSFET



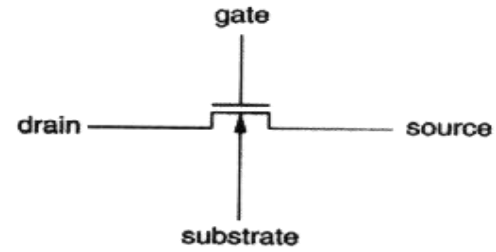
شکل ۷-۲۴: ساختمان MOS کانال N از نوع تهی

MOSFET

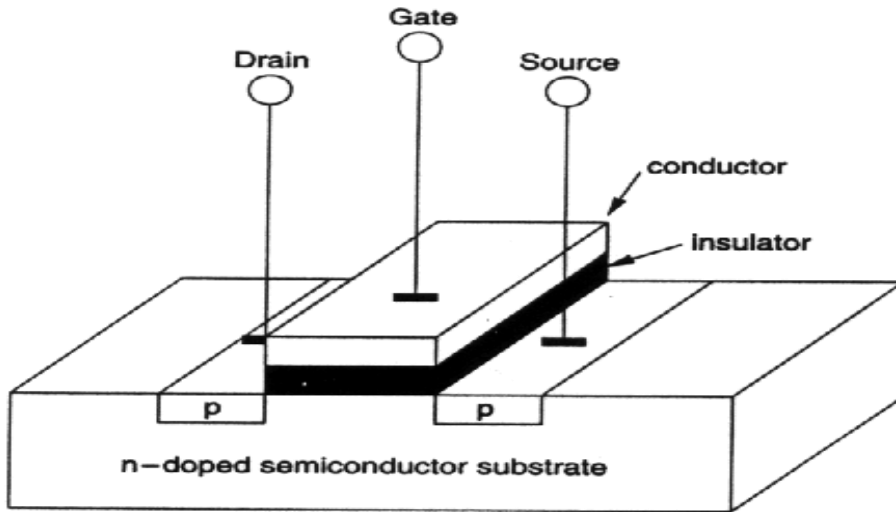
PMOS
NMOS



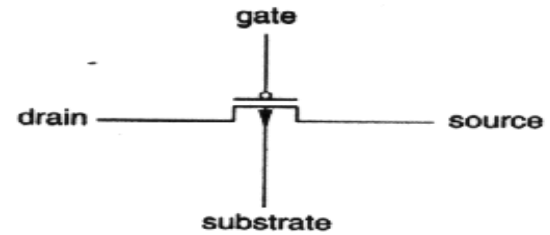
n-transistor



Schematic Icon

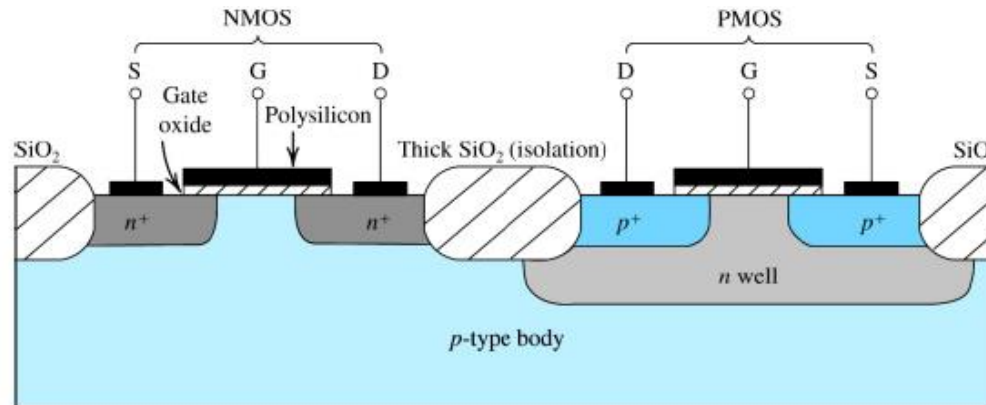


p-transistor



Schematic Icon

Complementary MOS CMOS



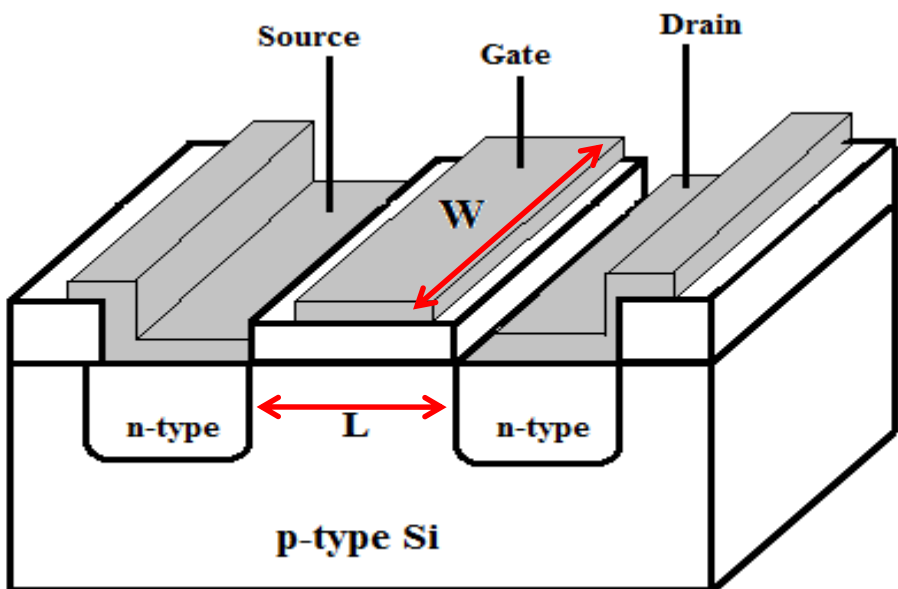
در تکنولوژی CMOS
از NMOS و PMOS استفاده می شود.

MOSFET

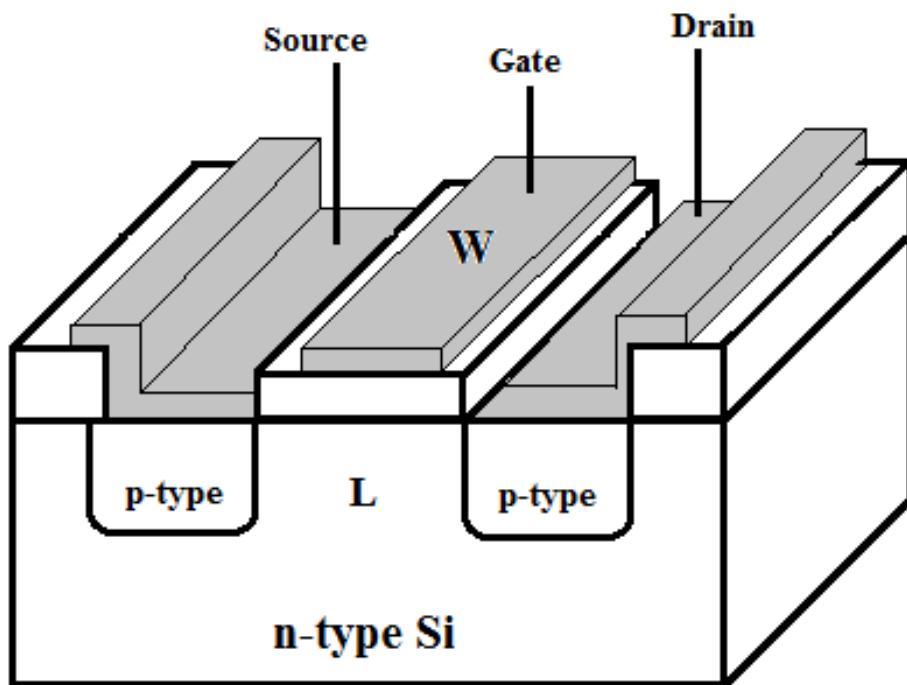
Enhancement ارتقایی
depletion تهی

n-channel Enhancement Mode (nMOSFET)	p-channel Enhancement Mode (pMOSFET)
n-channel Depletion Mode (nMOSFET)	p-channel Depletion Mode (pMOSFET)

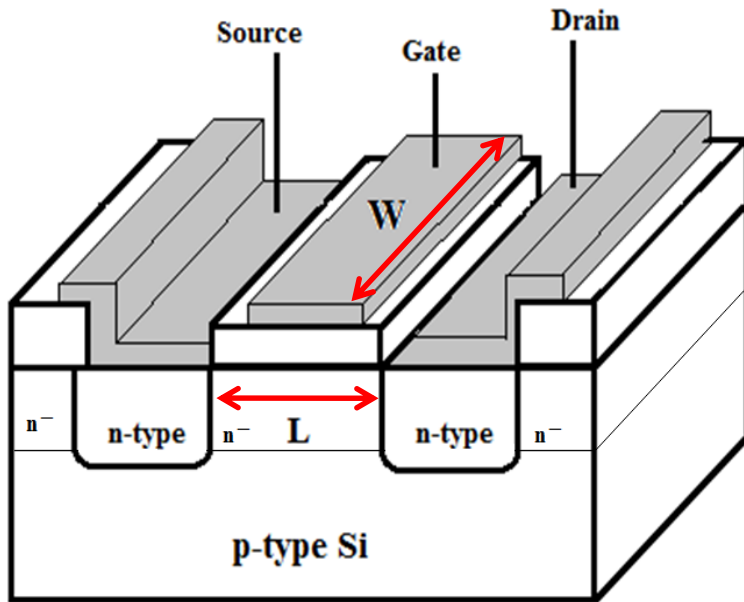
n-channel Enhancement Mode (nMOSFET)



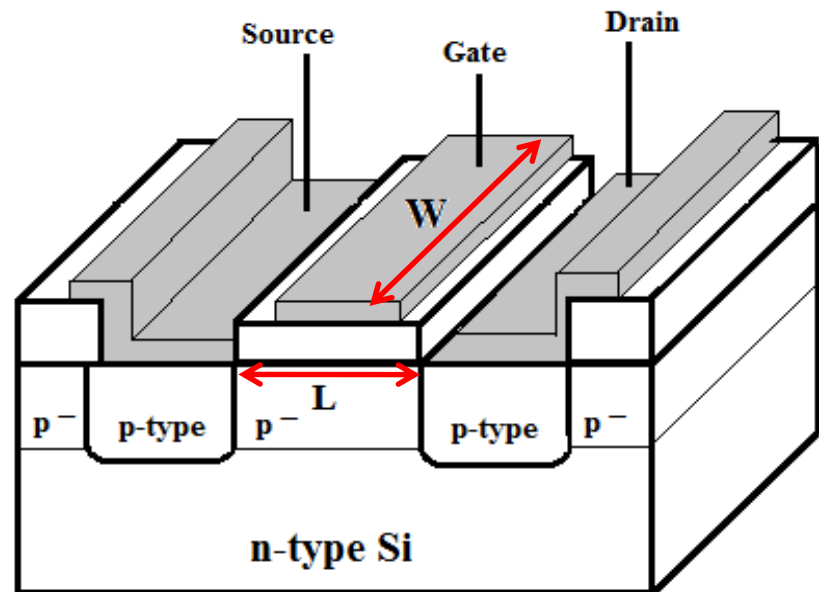
p-channel Enhancement Mode (pMOSFET)



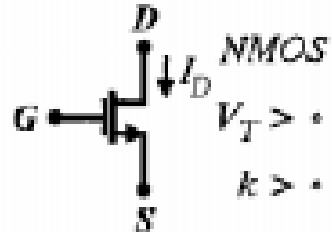
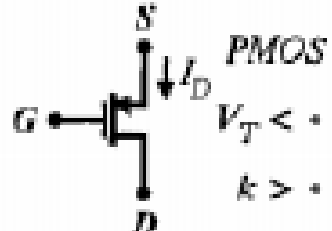
n-channel Depletion Mode (nMOSFET)



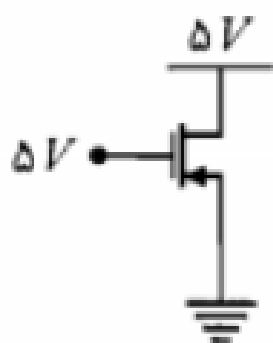
p-channel Depletion Mode (pMOSFET)



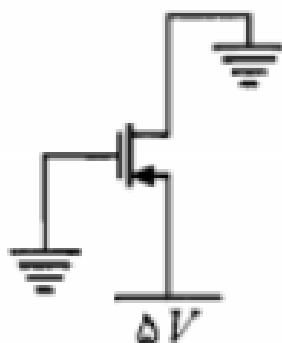
جدول ۲-۷: محدودیت‌های ولتاژهای V_{GS} و V_{GD} در نواحی اشباع و تریود برای نوع ارتقایی MOS

نوع ارتقایی MOS	ناحیه اشباع	ناحیه تریود
	$V_{GD} \leq V_T$ $V_{GS} > V_T$	$V_{GD} > V_T$ $V_{GS} > V_T$
	$V_{GD} > V_T$ $V_{GS} < V_T$	$V_{GD} < V_T$ $V_{GS} < V_T$

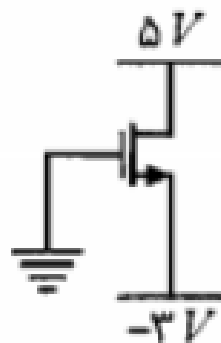
مثال ۷-۷: برای هر یک از مدارهای شکل ۷-۲۸ با فرض $|V_P| = 4V$ و $I_{DSS} = 3mA$ ناحیه کار MOS نوع تهی را تعیین نمایید.



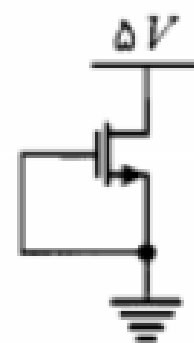
(الف)



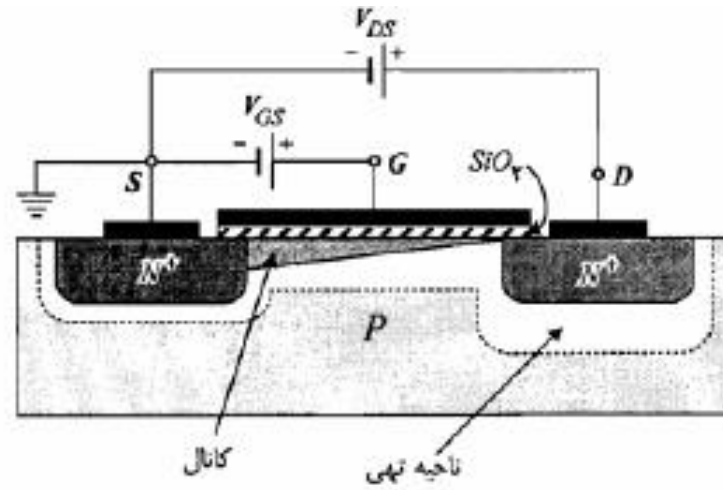
(ب)



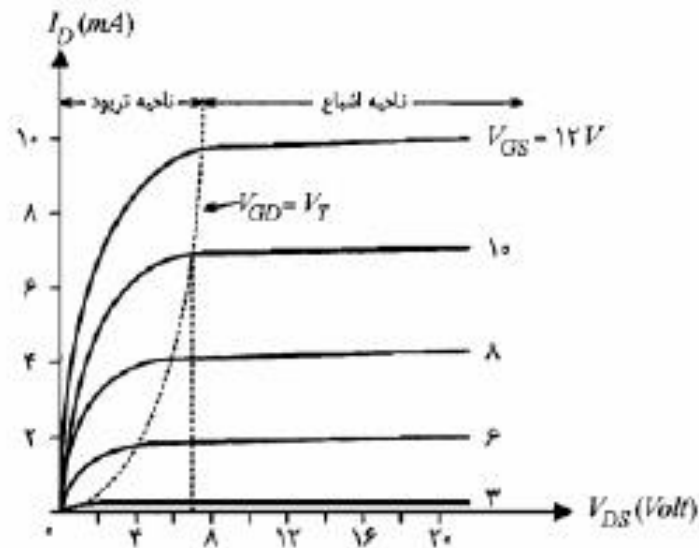
(ج)



(د)



الف) چگونگی ایجاد کانال N و ناحیه تپی

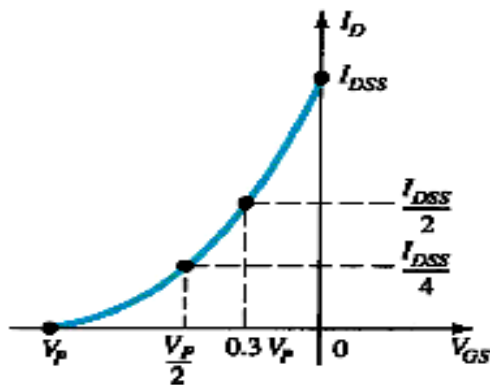
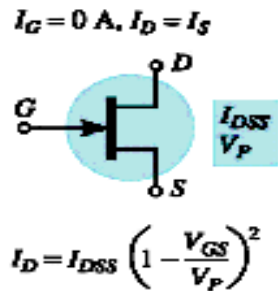


ب) مشخصه های خروجی

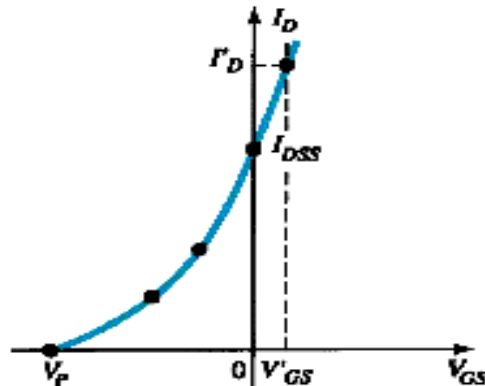
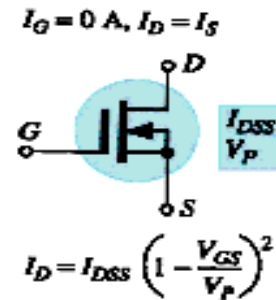
Region	NMOS
Nonsaturation/ Triode	$V_{DS} < V_{DS}(\text{sat})$ $I_D = k'_n \frac{W}{L} \left[(V_{GS} - V_{TN})V_{DS} - \frac{1}{2}V_{DS}^2 \right]$ $R_{DSon} = \frac{V_{DS}}{I_D}$
Saturation/ Pinch-off	$V_{DS} > V_{DS}(\text{sat})$ $I_D = \frac{k'_n}{2} \left(\frac{W}{L} \right) [V_{GS} - V_{TN}]^2$
Transition between triode and pinch-off	$V_{DS}(\text{sat}) = V_{GS} - V_{TN}$
Enhancement Mode	$V_{TN} > 0 \text{ V}, I_D \geq 0 \text{ mA}, I_D = I_S, I_G = 0 \text{ mA}$

Summary Table

JFET



D-MOSFET



E-MOSFET

